RX32SD23 数据手册

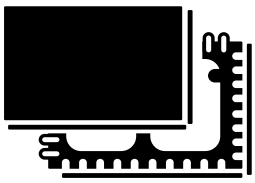
文档编号：DS00004

基于 Arm®Cortex®-M0 内核的 32 位专业电机微控制器

版本：V2.2

特征

- 内核：Arm®Cortex®-M0 的内核，最高频率 42 MHz
- 运行条件：
  - VDD，VDDA 电压范围：2.5 V 至 5.5 V
- 电机专用协同处理器
  - 1 个 3 通道 PID
  - 1 个 SQRT
  - 1 个 SVPWM
  - 1 个 DIV
- 存储器
  - 32 KB Flash
  - 4 KB SRAM
- 复位和供电管理
  - 上电/下电复位（POR/PDR）
  - 可编程电压监测器（PVD）
  - 低功耗模式：睡眠（Sleep）
  - 低功耗模式：待机（Hold）
- 时钟管理
  - 内置经出厂调校的 42MHz 振荡器
  - 内置经出厂调校的 32KHz 振荡器
  - 40Mhz 晶体振荡器
- DMA 控制器
  - 2 个独立可配置通道
- 最多 22 个快速 I/O
- 1 个 1Msps 的 12 位 ADC
  - 15 通道的 ADC 输入
  - 电压转换输入范围：0V 至 AVCC



QFN36 (4.0 × 5.0 mm)

- 运算放大器
  - 3 个可编程运算放大器（PGA）
- 2 个轨对轨比较器
- 2 个通信接口
  - 1 个 I²C
  - 1 个 UART
- 开发支持
  - 串行线调试（SWD）
- 7 个定时器
  - 1 个 16 位 5 通道电机高级控制定时器，有 5 通道 PWM 输出，带有死区时间生成和刹车功能
  - 1 个 24 位 SysTick 定时器
  - 4 个 16 位通用定时器
  - 1 个独立看门狗定时器
- 三组 N 型半桥式栅极驱动器
  - 工作电压：7V~15V
  - 支持电压 UVLO 保护
  - 1A/1A SINK/SOURCE 三相栅极驱动电流
- CRC 计算单元，96 位唯一 ID

目录

1 简介 7
2 概述 8
3 功能概述 10
3.1 Arm Cortex-M0 内核 10
3.2 电机专用协同处理器 10
3.3 内置 Flash 10
3.4 内置 SRAM 10
3.5 循环冗余校验计算单元（CRC） 10
3.6 电源管理 10
3.6.1 供电方案 10
3.6.2 上电复位（POR）和掉电复位（PDR） 10
3.6.3 低功耗模式 10
3.7 通用输入/输出(GPIOs) 11
3.8 直接存储器访问控制器（DMA） 11
3.9 模数转换器(ADC) 11
3.10 N 栅极驱动器(Gate Driver) 11
4 引脚和引脚分布 12
4.1 QFN36 引脚分布 12
4.2 复用功能 13
5 电气特性 17
5.1 测试条件 17
5.1.1 最小值和最大值 17
5.1.2 典型值 17
5.1.3 典型曲线 17
5.1.4 负载电容 17
5.1.5 引脚输入电压 17
5.1.6 供电方案 18
5.1.7 电流消耗测量 19
5.2 绝对最大额定值 19
5.3 工作条件 20
5.3.1 通用工作条件 20
5.3.2 上电和断电时操作条件 20
5.3.3 内置复位和电源控制模块特性 20
5.3.4 内部参考电压 21
5.3.5 供电电流特性 21
5.3.6 外部时钟源特性 22
5.3.7 内部时钟源特性 23
5.3.8 存储器特性 24
5.3.9 EMC 特性 24
5.3.10 电气敏感性 24
5.3.11 IO 端口特性 25

5.3.12 NRST 引脚特性 26
5.3.13 TIM 定时器特性 26
5.3.14 通信接口 27
5.3.15 ADC 特性 28
5.3.16 PGA 特性 29
5.3.17 CMP 特性 29
5.3.18 VDD15 30
6 栅极驱动器 31
6.1 工作条件 31
6.2 电气特性 32
7 封装信息 35
7.1 QFN36 封装信息 35
8 订货代码 36
9 版本历史 37

表目录

表 4.1 复用功能（Port A） 13
表 4.2 复用功能（Port B） 14
表 4.3 复用功能（Port C） 15
表 4.4 复用功能（Port D） 16
表 5.1 电压特性 19
表 5.2 电流特性 19
表 5.3 温度特性 20
表 5.4 通用工作条件 20
表 5.5 上电和掉电时的工作条件 20
表 5.6 内置复位和电源控制块特性 20
表 5.7 内置的参照电压 21
表 5.8 待机模式下的最大电流消耗，代码从内部 RAM 或 FLASH 运行 21
表 5.9 运行模式下的最大电流消耗，数据处理代码从 FLASH 运行 22
表 5.10 睡眠模式下的典型和最大电流消耗 22
表 5.11 HSE 振荡器特性 22
表 5.12 高速内部振荡器（HRC）特性(1) 23
表 5.13 低速内部振荡器（LRC）特性(1) 23
表 5.14 低功耗模式的唤醒时间 23
表 5.15 FLASH 特性 24
表 5.16 EMS 特性 24
表 5.17 ESD 绝对最大值 24
表 5.18 电气敏感性 24
表 5.19 IO 静态特性 25
表 5.20 输出电压特性 25
表 5.21 IO 交流特性 25
表 5.22 NRST 引脚特性 26
表 5.23 TIMx 特性 26
表 5.24 I2C 接口特性 27
表 5.25 SCL 频率（f_{PCLK1} = 36MHz，V_{DD_I2C} = 3.3V/5V） 27
表 5.26 ADC 特性 28
表 5.27 f_{ADC} = 14MHz 时的最大 R_{AIN} 28
表 5.28 ADC 精度-限制测试条件 28
表 5.29 PGA 特性 29
表 5.30 CMP 特性 29
表 5.31 VDD15 特性 30
表 6.1 Gatedriver 绝对最大额定值 31
表 6.2 Gatedriver 推荐工作范围 31
表 6.3 Gatedriver 电气特性 33
表 6.4 5V LDO 34
表 9.1 版本历史 37

图目录

图 2.1 RX32SD23 架构图 9
图 4.1 RX32SD23 QFN36 引脚 12
图 5.1 引脚的负载情况 17
图 5.2 引脚输入电压 18
图 5.3 供电方案 18
图 5.4 电流功耗测量方案 19
图 6.1 V_{REG5} 与 I_O (V_{CC} =12 V) 32
图 6.2 开关时间波形定义 32
图 6.3 死区时间波形定义 32
图 6.4 关机时间波形定义 33
图 7.1 QFN36 轮廓图 35

1 简介

本数据手册提供 RX32SD23 的订购信息和固有特性。

本文档应与参考手册“RX32SD23_Reference_Manual”一起阅读。本数据手册和参考手册均可从睿兴官网 www.rxtek-icore.com 获得。

2 概述

RX32SD23 系列采用 Arm® Cortex®-M0 32 位 RISC 内核，最高运行频率为 42Mhz。

Cortex-M0 内核支持所有 Arm 单精度数据处理指令和所有数据类型。

该系列内置高速存储器（32KB 的 Flash、4KB 的 SRAM），以及丰富的增强 I/O 引脚，连接到 1 条 APB 总线，1 条 AHB 总线。

该系列内置电机专用协同处理器，包括 1 个 3 通道 PID、1 个 SQRT、1 个 SVPWM、1 个 DIV。

该系列内置 1 个 ADC（1 Msps），2 个比较器（CMP），3 个可编程运算放大器（PGA），1 个电机专用的 16 位高级定时器，4 个通用 16 位定时器，3 组 N 型半桥式栅极驱动器。

该系列具有丰富通信接口：

- 1 个 I2C
- 1 个 UART

该系列可以在-40 至+85 ℃的温度范围内工作，供电电压 2.5 至 5.5 V。

RX32SD23 系列提供 36 引脚的 QFN36 封装。

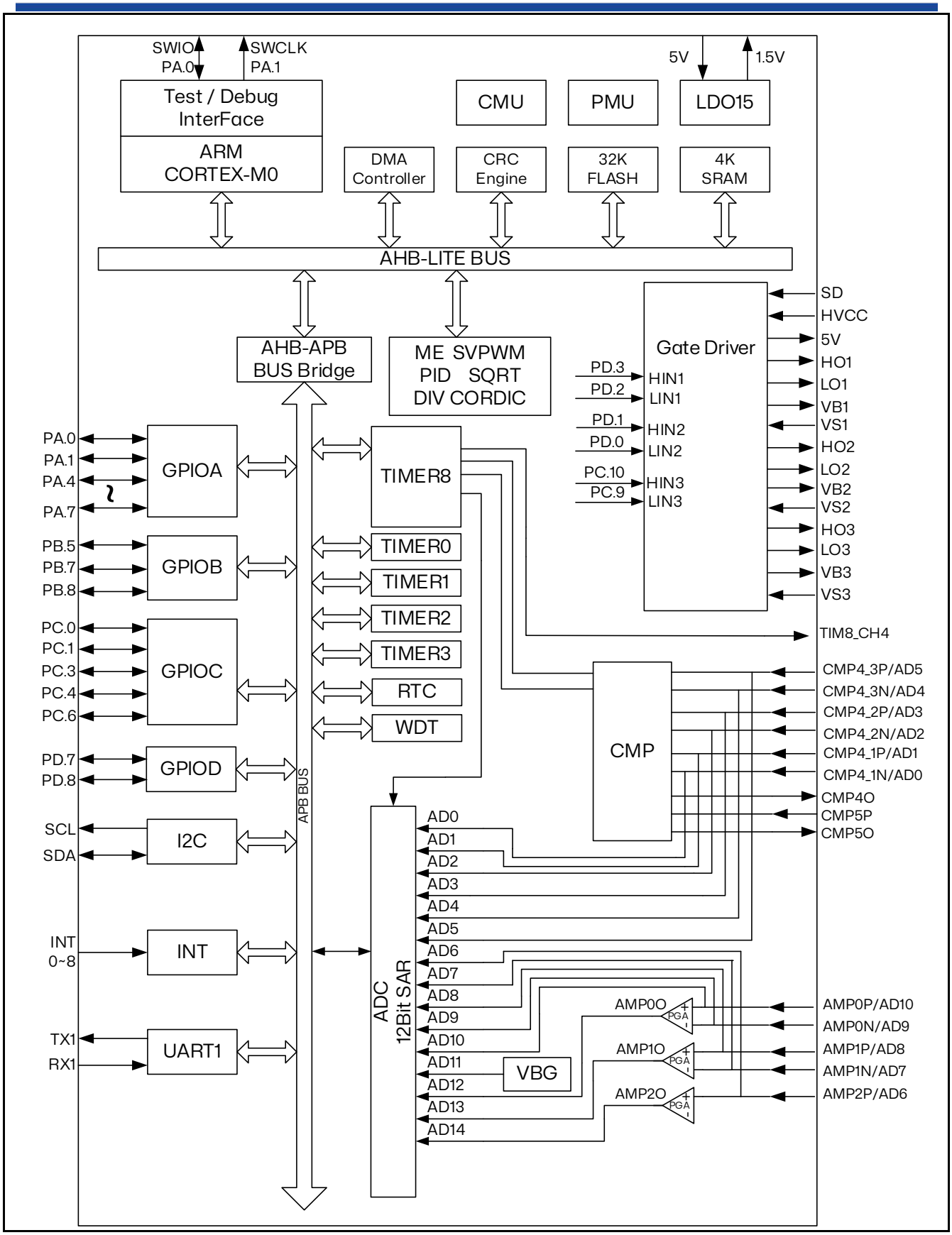


图 2.1 RX32SD23 架构图

3 功能概述

3.1 Arm® Cortex®-M0 内核

Arm® Cortex®-M0 是面向嵌入式应用的 Arm 32 位 RISC 处理器，它为实现 MCU 的某些需要提供了低成本的平台、缩减的引脚数目、降低的系统功耗，同时提供卓越的计算性能和先进的中断系统响应。

Arm® Cortex®-M0 是 32 位的 RISC 处理器，提供杰出的代码执行效率。

3.2 电机专用协同处理器

RX32SD23 提供一个电机专用协同处理器（ME），该处理器包含 FOC 运算所需的运算加速单元：

- Clarke：将 3 轴向量转换成绝对坐标向量（α-β）
- Park：将绝对坐标向量转换成 d-q 轴向量
- RevPark：将 d-q 轴向量反转回绝对坐标向量
- SVPWM：将绝对坐标向量运算出 3 路 PWM 输出值
- PID：比例积分微分运算加速器
- SQRT：平方根运算加速器
- DIV：除法运算加速器

3.3 内置 Flash

RX32SD23 内置 32KB 的嵌入式闪存，可用于存储程序和数据。

3.4 内置 SRAM

RX32SD23 内置 4KB 的 SRAM。这些 SRAM 可以以字节（8 位）、半字节（16 字节）或字（32 位）进行访问，这些存储器可以在没有等待周期的情况下由 CPU 或者 DMA 寻址。

3.5 循环冗余校验计算单元（CRC）

CRC（循环冗余校验）计算单元使用具有多项式值和大小可配置的生成器得到 CRC 计算结果。在一些应用中，基于 CRC 的技术用于验证数据传输或存储的完整性。

3.6 电源管理

3.6.1 供电方案

RX32SD23 系列需要使用 2.5 V 至 5.5 V 的工作电压供电。

3.6.2 上电复位（POR）和掉电复位（PDR）

RX32SD23 内部有完整的上电复位（POR）和掉电复位（PDR）电路。当供电电压到达 2 V 时系统即能正常工作。

当 V_{DD}/V_{DDA} 低于指定的限位电压 V_{POR}/V_{PDR} 时，系统保持为复位状态，而无需外部复位电路。关于上电复位和掉电复位的细节请参考数据手册的电气特性部分。

3.6.3 低功耗模式

RX32SD23 支持两种低功耗模式，用户可以在以下模式中进行选择：

- 睡眠模式：睡眠模式下，CPU 被停止且保持当前状态不执行任何操作，但仍维持着正常供电。当

用户需要在该模式下达到最低功耗时，可以自行关闭大功耗 LDO（默认打开）。在该模式下 CPU 可以被任意中断唤醒。

- 待机模式：待机模式下，CPU 被停止，LDO 关闭，外设停止运行。在该模式下 CPU 可以被中断或者事件唤醒。

注意：例程库V1.5 低功耗模式对应此新版数据手册，旧版例程库V1.4 及以前对应旧版数据手册。

3.7 通用输入/输出(GPIOs)

每个 GPIO 引脚都可以被软件配置为输出（推挽或开漏）、输入（上拉、下拉或浮空）或外设复用功能。大多数 GPIO 引脚既可以作数字复用，也可以作模拟复用功能。

3.8 直接存储器访问控制器（DMA）

该系列内置 1 个 DMA (Direct memory access controller)。

直接内存访问（DMA）用于提供外设和内存之间以及内存与内存之间的高速数据传输。数据可以通过 DMA 快速移动，而不需要任何 CPU 操作。这样可以为其他操作保留空闲的 CPU 资源。

这一个 DMA 控制器总共有 2 个通道，每个通道专门用于管理来自一个或多个外设的内存访问请求。每个控制器都有一个仲裁器来处理 DMA 请求之间的优先级。

DMA 支持：

- 2 个独立可配置的通道（请求）
  - 每个通道连接到专用的硬件 DMA 请求，每个通道也支持软件触发。
- 来自一个 DMA 的通道的请求之间的优先级是软件可编程的（4 个级别：最高、高、中、低）。
- 独立的源和目标传输大小（字节、半字、字），模拟打包和解包。源/目标地址必须与数据大小对齐。
- 3 个事件标志（DMA 块传输，DMA 传输完成和 DMA 传输错误）在一个中断请求中。
- 内存到内存传输。
- 内存到外设、外设到内存和外设到外设传输。

3.9 模数转换器(ADC)

该系列内置 1 个模数转换器，具有以下特点：

- 12 位分辨率，内置校准。

3.10 N 栅极驱动器(Gate Driver)

该系列内置三组 N 型半桥栅极驱动器，具有以下特点：

- 完全运行至 60V
- 高压侧击穿电压大于 80V
- 预驱供电范围：7V～15V
- 5V 低压降调节器电源
- UVLO 欠压保护
- 内置 180ns 死区时间来避免驱动器交叉传导
- 内置自举二极管用于栅极驱动器电路
- 三相驱动器的拉电流和灌电流均为 1A

4 引脚和引脚分布

4.1 QFN36 引脚分布

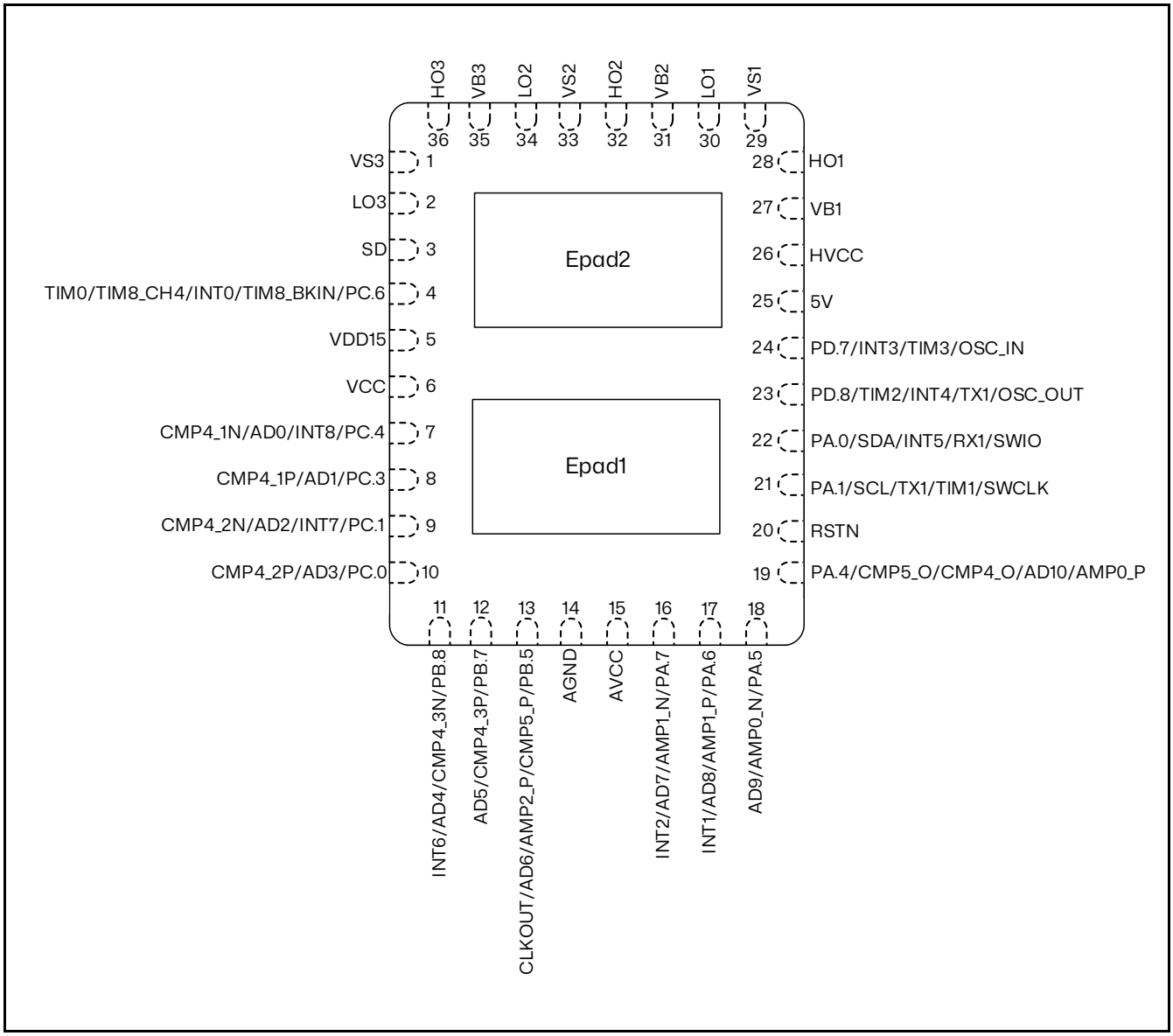


图 4.1 RX32SD23 QFN36 引脚

4.2 复用功能

表 4.1 复用功能（Port A）

Port		AF1	AF2	AF3	AF4
Port A	PA0	SWIO	RX1	INT5	SDA
	PA1	SWCLK	TIM1	TX1	SCL
	PA4	AMP0_P\AD10		CMP4_Out	CMP5_Out
	PA5	AMP0_N\AD9			
	PA6	AMP1_P\AD8		INT1	
	PA7	AMP1_N\AD7		INT2	

表 4.2 复用功能（Port B）

Port		AF1	AF2	AF3	AF4
Port B	PB5	CMP5_P\AD6\AMP2_P			ClockOut
	PB7	CMP4_3P\AD5			
	PB8	CMP4_3N\AD4		INT6	

表 4.3 复用功能（Port C）

Port		AF1	AF2	AF3	AF4
Port C	PC0	CMP4_2P\AD3			
	PC1	CMP4_2N\AD2		INT7	
	PC3	CMP4_1P\AD1			
	PC4	CMP4_1N\AD0		INT8	
	PC6	TIM0	TIM8_CH4	INT0	TIM8_BKIN
	PC9[1]	TIM8_CH3N			
	PC10[1]	TIM8_CH3	TIM8_CH2N		

1. 该引脚已合封至栅极驱动器（Gate Driver），建议复用为 Timer 使用，否则没有实际意义。

表 4.4 复用功能（Port D）

Port		AF1	AF2	AF3	AF4
Port D	PD0[1]	TIM8_CH2N	TIM8_CH1N		
	PD1[1]	TIM8_CH2	TIM8_CH3		
	PD2[1]	TIM8_CH1N	TIM8_CH2		
	PD3[1]	TIM8_CH1			
	PD7	OSC_IN	TIM3	INT3	
	PD8	OSC_OUT	TX1	INT4	TIM2

1. 该引脚已合封至栅极驱动器（Gate Driver），建议复用为 Timer 使用，否则没有实际意义。

5 电气特性

5.1 测试条件

除非特别说明，所有电压均参考 V_{SS}。

5.1.1 最小值和最大值

除非特别说明，在生产线上通过对 100%的产品在环境温度 T_A = 25°C 下执行的测试，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均±3σ)得到。

5.1.2 典型值

除非特别说明，典型数据以 T_A = 25°C，V_{DD} = V_{DDA} = 3.3V 为基础。这些数据仅用于设计指导而未经测试。

典型的 ADC 精度数值是通过对一个标准的批次采样，在所有温度范围下测试得到，95%产品的误差小于等于给出的数值(平均±2σ)。

5.1.3 典型曲线

除非特别说明，典型曲线仅用于设计指导而未经测试。

5.1.4 负载电容

用于引脚参数测量的负载情况如图 5.1 所示。

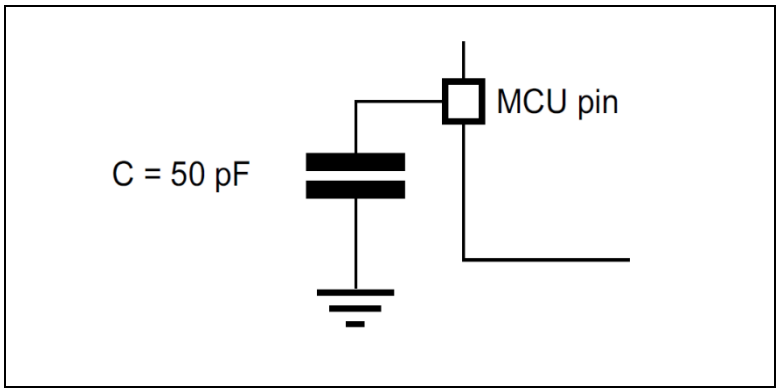


图 5.1 引脚的负载情况

5.1.5 引脚输入电压

图 5.2 描述了该器件的一个引脚上的输入电压测量。

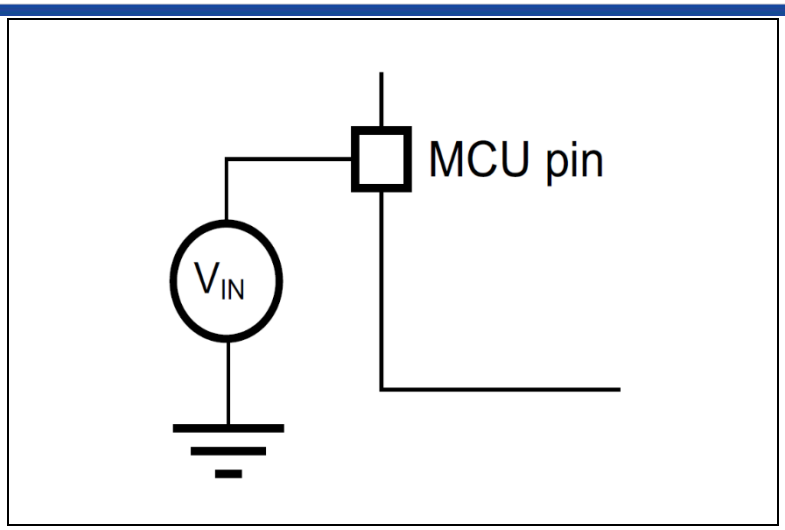


图 5.2 引脚输入电压

5.1.6 供电方案

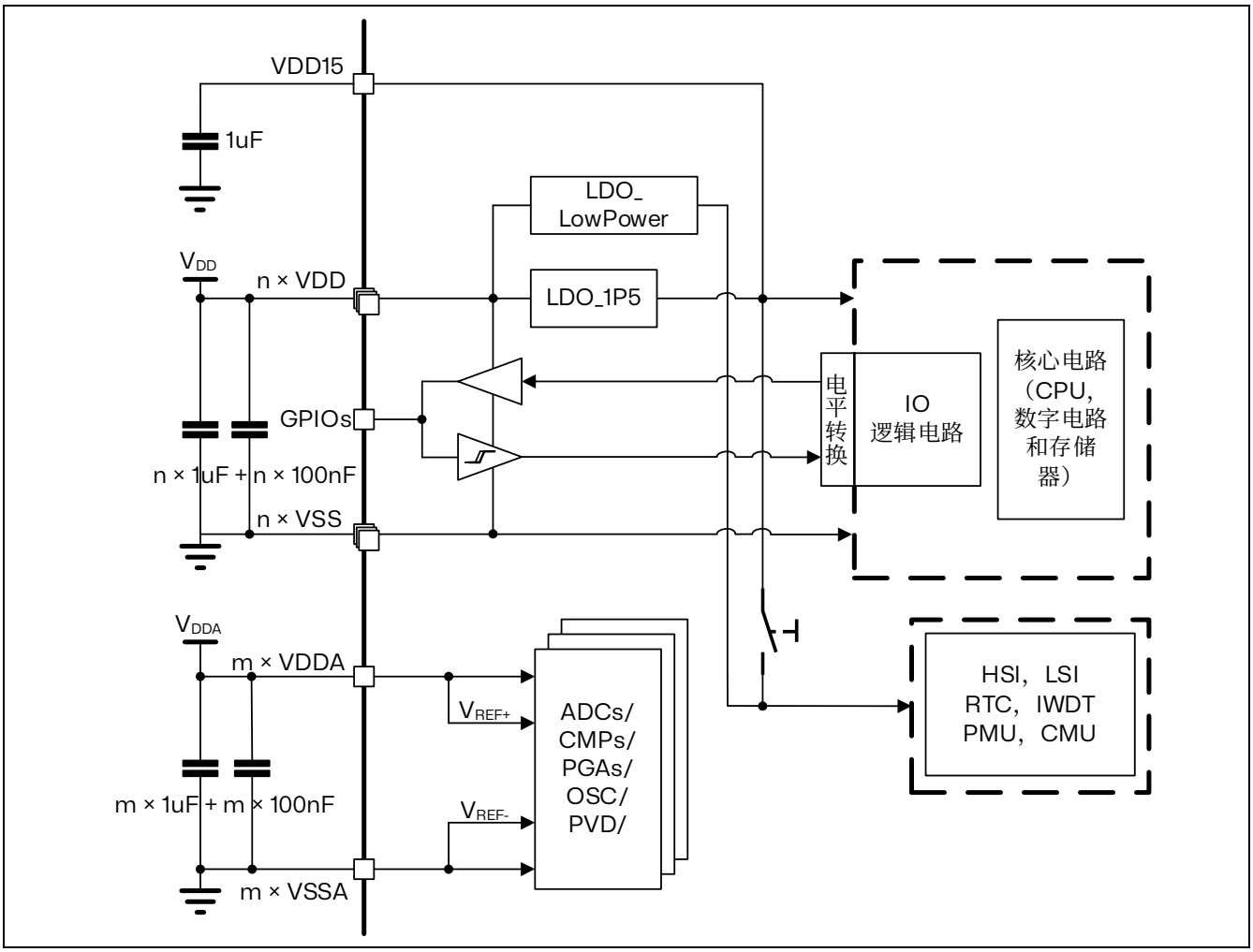


图 5.3 供电方案

注意：每个电源对（VDD/VSS，VDDA/ VSSA，VDD15 等）必须采用如上所示的滤波陶瓷电容器去耦。这些电容器必须尽可能靠近对应引脚的PCB 底部，以确保芯片的良好功能。

5.1.7 电流消耗测量

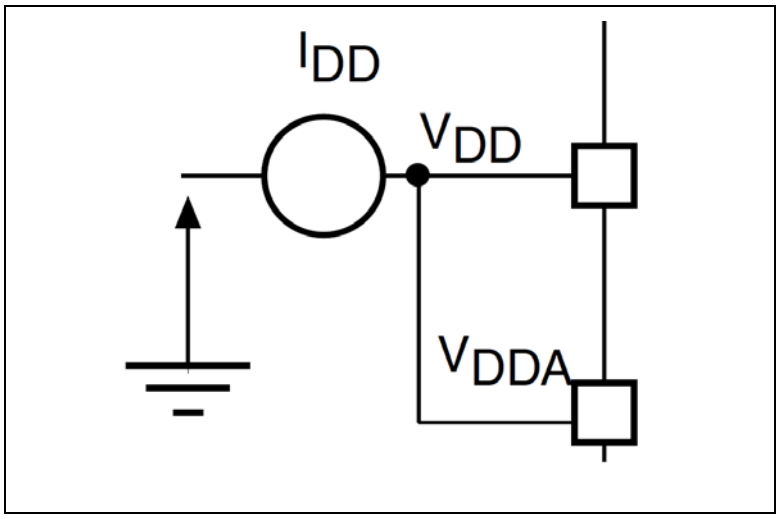


图 5.4 电流功耗测量方案

5.2 绝对最大额定值

加载在器件上的载荷如果超过本节“绝对最大额定值”中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 5.1 电压特性

符号	描述	最小值	最大值	单位
V_{DD} - V_{SS}	外部主供电电压（包含 V_{DDA} 和 V_{DD}）(1)	-1	6.5	V
V_{IN}(2)	在其它引脚上的输入电压	-0.1V_{DD}	1.1V_{DD}	
$\|\Delta V_{DDx}\|$	不同供电引脚之间的电压差	-	50	mV
$\|V_{SSX} - V_{SS}\|$	不同接地引脚之间的电压差	-	50	
$V_{ESD(HBM)}$	ESD 静电放电电压（人体模型）	5(3)		KV

1. 所有的电源（V_{DD}，V_{DDA}）和地（V_{SS}，V_{SSA}）引脚必须始终连接到允许范围内的外部供电系统上。
2. 必须保证 V_{IN} 不超过其最大值。最大允许注入电流值参考电流特性。
3. 仅保证对 MCU 生效，不针对 GateDriver。

表 5.2 电流特性

符号	描述	条件	最大值	单位
I_{VDD}	经过 V_{DD}/V_{DDA} 电源线的总电流（供电电流）(1)	VCC=3.3V	150	mA
		VCC=5V	150	
I_{VSS}	经过 V_{SS} 地线的总电流（流出电流）(1)	VCC=3.3V	50	
		VCC=5V	50	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	VCC=3.3V	15	
		VCC=5V	15	
	任意 I/O 和控制引脚上的输出电流	VCC=3.3V	15	
		VCC=5V	15	

1. 所有的电源（V_{DD}，V_{DDA}）和地（V_{SS}，V_{SSA}）引脚必须始终连接到允许范围内的外部供电系统上。
2. 反向注入电流会干扰器件的模拟性能。
3. 这些 I/O 引脚不会有正向注入电流。当 $V_{IN}<V_{SS}$ 时，有一个反向注入电流。$I_{INJ(PIN)}$绝对不可以超过它的极限。最大输入电压值参考表 5.1 电压特性。
4. 当 $V_{IN}>V_{DD}$ 时，有一个正向注入电流。
5. 当几个 I/O 口同时有注入电流时，$\Sigma I_{INJ(PIN)}$的最大值为正向注入电流与反向注入电流的即时绝对值之和。

表 5.3 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65 到+150	°C
T_J	最大结温度	150	°C

5.3 工作条件

5.3.1 通用工作条件

表 5.4 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	-	42	MHz
V_{DD}(1)	标准工作电压	-	2.5	5.5	V
V_{DDA}(1)	模拟部分工作电压 （使用 ADC 或 PGA 或 CMP）	必须与 V_{DD}(1)相同	2.5	5.5	
T_A	环境温度	最大/低功率耗散	–40	85	°C
T_J	结温度范围		–40	85	

1. 当使用 ADC 时，参考 ADC 特性。
2. 建议使用相同的电源为 V_{DD} 和 V_{DDA} 供电，在上电和正常操作期间，V_{DD} 和 V_{DDA} 之间最多允许有 300mV 的差别。
3. 如果 T_A 较低，只要 T_J 不超过 $T_J$max，则允许更高的 P_D 数值。

5.3.2 上电和断电时操作条件

下表中给出的参数是在一般的工作条件下测试得出。

表 5.5 上电和掉电时的工作条件

符号	参数	条件(1)	最小值	最大值	单位
t_{VDD}	V_{DD} 上升速率	VCC=5V	0.8	∞	μs/V
	V_{DD} 下降速率		20	∞	

1. 除非特别说明，V_{DD} = 3.3V/5V，T_A = -40 °C 到 125 °C。

5.3.3 内置复位和电源控制模块特性

下表中给出的参数是依据表 5.4 列出的环境温度下和 VDD 供电电压下测试得出。

表 5.6 内置复位和电源控制块特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVD}	可编程的电压检测器的电平选择	VCC_LVL[1:0] = 00(上升沿)	2.29	2.32	2.33	V
		VCC_LVL[1:0] = 00(下降沿)	2.08	2.08	2.12	
		VCC_LVL[1:0] = 01(上升沿)	2.87	2.87	2.94	
		VCC_LVL[1:0] = 01(下降沿)	2.70	2.71	2.74	
		VCC_LVL[1:0] = 10(上升沿)	3.66	3.66	3.73	
		VCC_LVL[1:0] = 10(下降沿)	3.47	3.5	3.53	
		VCC_LVL[1:0] = 11(上升沿)	4.29	4.3	4.34	
		VCC_LVL[1:0] = 11(下降沿)	4.06	4.06	4.13	
$V_{PVDhyst}$(2)	PVD 迟滞	VCC=5V	160	240	240	mV
$V_{POR/PDR}$	上电/掉电复位阈值	上升沿	1.8	1.95	2.15	V
		下降沿	1.65	1.8	1.98	
$V_{PDRhyst}$(2)	PDR 迟滞	-	-	150	-	mV
$T_{RSTTEMPO}$(2)	复位持续时间	VCC=5V	1.14	2	4.4	ms

1. 产品的特性由设计保证至最小的数值 $V_{POR/PDR}$。
2. 由设计保证。

5.3.4 内部参考电压

下表中给出的参数是依据表 5.4 列出的环境温度下和 VDD 供电电压下测试得出。

表 5.7 内置的参照电压

符号	参数	条件	最小值	典型值	最大值	单位
V_{REFINT}	内部参考电压	-40 °C < T_A < +125 °C, V_{DD} = 3.3V/5V	1.19	1.2	1.24	V
$T_{S_vrefint}$(1)	当读出内部参考电压时，ADC 的采样时间	T_A=25 °C, 3.3V≤V_{DD}≤5V	0.142	-	48.8	us
V_{REFINT}(2)	温度范围内的内部参考电压分布	-40 °C < T_A < +125 °C, V_{DD} = 3.3V/5V	-	-	15	mV
T_{COEFF}(2)	温度系数	-40 °C < T_A < +125 °C	-	-	382	ppm/°C

1. 最短的采样时间是通过应用中的多次循环得到。
2. 由设计保证。

5.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

电流消耗的测量方法说明如图 5.4 所示。

表 5.8 待机模式下的最大电流消耗，代码从内部 RAM 或 FLASH 运行

符号	参数	条件	f_{HCLK}	最小值	典型值	最大值(1)			单位
				T_A=-40°C	T_A=25°C	T_A=85°C	T_A=105°C	T_A=125°C	
I_{DD}	待机	-40 °C < T_A < +125 °C,	32KHz	2	2.3	5.5	10.5	19.5	uA

符号	参数	条件	f_{HCLK}	最小值	典型值	最大值(1)			单位
				T_A=-40°C	T_A=25°C	T_A=85°C	T_A=105°C	T_A=125°C	
	模式下供电电流	V_{DD}=3.3V							
		-40 °C < T_A < +125 °C, V_{DD}=5V	32KHz	2.3	2.6	6.1	11	20.5	

1. 由综合评估保证。

表 5.9 运行模式下的最大电流消耗，数据处理代码从 FLASH 运行

符号	参数	条件	f_{HCLK}	最大值(1)	单位
				T_A=125°C	
I_{DD}	运行模式下供电电流	VCC=3.3V，外部时钟(2)，全部外设使能	42MHz	49.5	mA
		VCC=3.3V，外部时钟(2)，全部外设不使能	42MHz	20	
		VCC=5V，外部时钟(2)，全部外设使能	42MHz	52.5	
		VCC=5V，外部时钟(2)，全部外设不使能	42MHz	24	

1. 基于综合评估，并在生产中测试。

表 5.10 睡眠模式下的典型和最大电流消耗

符号	参数	条件		f_{HCLK} (LRC)	最小值	典型值(1)	最大值			单位
					T_A= -40°C	T_A= 25°C	T_A= 85°C	T_A= 105°C	T_A= 125°C	
I_{DD}	睡眠模式下的供电电流	-40 °C < T_A < +125 °C，高速内部振荡器 HRC 开启，LDO 开启	V_{DD} = 3.3V	32KHZ	142	155	175	191	225	uA
			V_{DD} = 5V		144	158	178	194	227	
		-40 °C < T_A < +125 °C，高速内部振荡器 HRC 关闭，LDO 开启	V_{DD} = 3.3V	32KHZ	21	28	47	62	93	
			V_{DD} = 5V		22	30	49	63	94	
		-40 °C < T_A < +125 °C，高速内部振荡器 HRC 关闭，LDO 关闭	V_{DD} = 3.3V	32KHZ	2.4	3	12	25	52	
			V_{DD} = 5V		2.7	3.5	12.7	26	53	

1. 在 T_A = 25°C 时测量典型值。
2. 由设计保证。

5.3.6 外部时钟源特性

表 5.11 HSE 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{OSC_IN}	振荡器频率	-		8	40	MHz
RF	反馈电阻	-	-	300	-	kΩ
C	建议的负载电容	-	12	-	18	pF
i2	HSE 驱动电流	V_{DD}=5V,40MHz		1.1		mA
gm	振荡器的跨导	启动	3.56	5.84	7.39	mA/V
tSU(HSE)	启动时间	V_{DD} 是稳定的,40MHz	-	1.4	-	ms

5.3.7 内部时钟源特性

表 5.12 高速内部振荡器（HRC）特性[1]

符号	描述	条件		最小值	典型值	最大值	单位
f_{HRC}	频率	-		-	42	-	MHz
$Duty_{(HRC)}$	占空比	-		45	-	55	%
ACC_{HRC}	HRC 振荡器的精度	用户可用 HRCADJ 寄存器调整[2]		-	-	±1 [2]	%
		工厂校准[4]	T_A = -40 到 125 °C	-3.9	-	2.3	%
$t_{su(HRC)}$[4]	HRC 振荡器启动时间	-			10		μs
$I_{DD(HRC)}$[4]	HRC 振荡器功耗	-			91	120	μA

1. V_{DD} = 3.3V，T_A = -40 到 105°C，除非特别说明。
2. 参考参考手册。
3. 由设计保证。
4. 由综合评估保证。

表 5.13 低速内部振荡器（LRC）特性[1]

符号	描述	最小值	典型值	最大值	单位
f_{LRC}[2]	频率	23	32	42	kHz
$t_{su(LRC)}$[3]	LRC 振荡器启动时间		70		μs
$I_{DD(LRC)}$[3]	LRC 振荡器功耗		0.3		μA

1. V_{DD} = 3.3V，T_A = -40 到 85°C，除非特别说明。
2. 由综合评估保证。
3. 由设计保证。

从低功耗模式唤醒时间

下表的唤醒时间是在使用 HRC 作为时钟源的情况下进行测量的。实际应用中，芯片被唤醒后的时钟源与当前运行模式有关：

睡眠模式：时钟源保持与进入睡眠模式前一致。

待机模式：时钟源是 HRC。

表 5.14 低功耗模式的唤醒时间

符号	描述	条件	典型值	单位
t_{WUHOLD}[1]	从待机模式唤醒，F_{sys}=HRC	VCC=3.3V	2.08	ms
		VCC=5V	2.08	
	从待机模式唤醒，F_{sys}=LRC	VCC=3.3V	11.55	
		VCC=5V	11.55	
$t_{WUSLEEP}$[1]	从睡眠模式唤醒，F_{sys}=HRC	VCC=3.3V	2.2	μs
		VCC=5V	2.2	
	从睡眠模式唤醒，F_{sys}=LRC	VCC=3.3V	2.18	
		VCC=5V	2.17	

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

5.3.8 存储器特性

表 5.15 FLASH 特性

符号	描述	最小值(1)	典型值	最大值(1)	单位
FlashSize	Flash 空间大小	-	32	-	kbytes
InfoSize	Information Block 空间大小	-	2	-	kbytes
RamSize	Ram 空间大小	-	4	-	kbytes
Tflashrd	Flash 字节读取时间	-	-	40	ns
Tflashwr	Flash 字节写时间	20	-	-	us
Tflashper	Flash 页擦除时间	2	-	-	ms
Tflashmer	Flash 全擦除时间	10	-	-	ms
FPageSize	Code Flash 页面大小	-	1	-	kbytes/page
InPageSize	Information Block 页面大小	-	2	-	kbytes/page
Numwr	擦写次数	100K	-	-	次
Tdat	数据保持时间	10	-	-	years
Tmprun	操作温度	-40	-	85	°C
Vram	RAM 数据保持电压	-	1.35	-	V

1. 由设计保证。

5.3.9 EMC 特性

表 5.16 EMS 特性

符号	描述	条件	最大绝对值
V_{FESD}	施加到任意 I/O 脚， 从而导致功能错误的电压极限。	V_{DD} = 5V，T_A = +25 °C， f_{HCLK} = 42MHz。空气放电	±4000V
V_{EFTB}	在 V_{DD} 和 V_{SS} 上通过 100pF 的电容施加的、 导致功能错误的瞬变脉冲群电压极限。	V_{DD} = 5V，T_A = +25 °C， f_{HCLK} = 42MHz。符合 IEC 61000-4-2	±2500V

5.3.10 电气敏感性

表 5.17 ESD 绝对最大值

符号	描述	条件	最大值	单位
$V_{ESD(HBM)}$	静电放电电压（人体模型）	T_A = +25 °C，符合 JEDEC EIA/ JESD22-A114	±5000	V
$V_{ESD(CDM)}$	静电放电电压 （充电设备模型）	T_A = +25 °C，符合 JEDEC JS-002-2018	±1200	

表 5.18 电气敏感性

符号	描述	条件	最大值	单位
LU	静态闩锁类	T_A = +125 °C，符合 JEDEC 78E	±200	mA

5.3.11 IO 端口特性

表 5.19 IO 静态特性

符号	描述	条件	最小值	典型值	最大值	单位
V_{IL}	标准 I/O 引脚，输入低电平电压	-	-	-	0.13*VDD+0.4	V
V_{IH}	标准 I/O 引脚，输入高电平电压	-	0.6*VDD+0.13	-	-	
V_{hys}	标准 I/O 施密特触发器电压迟滞(1)	V_{DD} = 3.3V	1.1		1.3	V
		V_{DD} = 5V	1.6		1.9	V
I_{lkg}	输入漏电流(3)	V_{IN} = V_{DD}	-	-	±1	μA
		V_{IN} = 0	-	-	±1	
R_{PU}	弱上拉等效电阻(4)	V_{DD} = 3.3V	55	85	135	kΩ
		V_{DD} = 5V	33	48	75	
R_{PD}	弱下拉等效电阻(4)	V_{DD} = 3.3V	30	50	95	
		V_{DD} = 5V	20	32	55	
C_{IO}	IO 引脚的电容	-	-	7	-	pF

1. 施密特触发器开关电平的迟滞电压。由综合评估得出，不在生产中测试。
2. 至少 100mV。
3. 如果在相邻引脚有反向电流倒灌，则漏电流可能高于最大值。
4. 上拉和下拉电阻是设计为一个真正的电阻串联一个可开关的 PMOS/NMOS 实现。这个 PMOS/NMOS 开关的电阻很小(约占 10%)。

表 5.20 输出电压特性

符号	描述	条件	最小值	最大值	单位
V_{OL}(1)	输出低电平，当 1 个引脚同时吸收电流	V_{DD}=3.3V,I_{io}=8mA	-	0.1	V
		V_{DD}=5V,I_{io}=10mA	-	0.3	
V_{OH}(2)	输出高电平，当 1 个引脚同时输出电流	V_{DD}=3.3V,I_{io}=8mA	2.67	-	
		V_{DD}=5V,I_{io}=10mA	4.5	-	
I_{source}	当 V_{io}=0.9V_{DD} 时，IO 推挽输出高电平	V_{DD}=3.3V	4.4	4.5	mA
		V_{DD}=5V	8.9	9.1	
I_{sunk}	当 V_{io}=0.1V_{DD} 时，IO 推挽输出低电平	V_{DD}=3.3V	6.9	7	
		V_{DD}=5V	13.8	13.9	

1. 芯片吸收的电流 I_{IO} 必须始终遵循电流特性表中给出的绝对最大额定值。
2. 芯片输出的电流 I_{IO} 必须始终遵循电流特性表中给出的绝对最大额定值，同时 I_{IO} 的总和(所有 I/O 脚和控制脚)不能超过 I_{VDD}。
3. 由综合评估得出。

表 5.21 IO 交流特性

符号	描述	条件	最小值		最大值	单位
$f_{max(IO)out}$	最大频率	无负载，V_{DD}=3.3V	-		21	MHz
		无负载，V_{DD}=5V	-		21	

符号	描述	条件	最小值		最大值	单位
		C_L = 10pF, V_{DD} = 3.3V	-		20	
		C_L = 10pF, V_{DD} = 5V	-		21	
$t_{f(IO)out}$	输出高至低电平的下降时间	C_L = 10pF, V_{DD} = 3.3V	-		12	ns
		C_L = 10pF, V_{DD} = 5V	-		9	
$t_{r(IO)out}$	输出低至高电平的上升时间	C_L = 10pF, V_{DD} = 3.3V	-		11	
		C_L = 10pF, V_{DD} = 5V	-		9	
t_{EXTIpw}	EXTI 控制器检测到外部信号的脉冲宽度	VCC=3.3V,打开滤波器 50ns	-	50	55	ns
		VCC=3.3V,打开滤波器 80ns	-	80	88	
		VCC=5V,打开滤波器 50ns	-	50	56	
		VCC=5V,打开滤波器 80ns	-	80	91	

5.3.12 NRST 引脚特性

表 5.22 NRST 引脚特性

符号	描述	条件	最小值	典型值	最大值	单位
$V_{IL(NRST)}$(1)	NRST 输入低电平电压	V_{DD}=3.3V	-	-	0.9	V
		V_{DD}=5V	-	-	1.2	
$V_{IH(NRST)}$(1)	NRST 输入高电平电压	V_{DD}=3.3V	2.52	-	3.6	
		V_{DD}=5V	3.91	-	5.5	
$V_{hys(NRST)}$	NRST 施密特触发器电压迟滞(2)	V_{DD}=3.3V	-	1.72	-	
		V_{DD}=5V	-	2.73	-	
R_{PU}	弱上拉等效电阻	-	-	10	-	kΩ
$V_{F(NRST)}$(1)	NRST 输入滤波脉冲	V_{DD}=3.3V	-	1.8	-	us
		V_{DD}=5V	-	1.1	-	
$V_{NF\ (NRST)}$(1)	NRST 输入非滤波脉冲	V_{DD}=3.3V	-	1.9	-	
			-	1.2	-	

1. 由设计保证。
2. 上拉电阻是设计为一个真正的电阻串联一个可开关的 PMOS 实现。这个 PMOS 开关的电阻很小（约占 10%）。

5.3.13 TIM 定时器特性

表 5.23 TIMx 特性

符号	描述	条件	最小值	最大值	单位
$t_{res(TIM)}$	定时器分辨时间	-	1	-	$t_{TIMxCLK}$
		$f_{TIMxCLK}$ = 42 MHz	23.8	-	ns
f_{EXT}	CH1 至 CH4 的定时器外部时钟频率	-	0	$f_{TIMxCLK}/2$	MHz
		$f_{TIMxCLK}$ = 42 MHz	0	21	MHz
Res_{TIM}	定时器分辨率	-	-	16	bit
$t_{counter}$	当选择了内部时钟时，	-	1	65536	$t_{TIMxCLK}$

符号	描述	条件	最小值	最大值	单位
	16 位计数器时钟周期	$f_{TIMxCLK}$ = 42 MHz	0.0238	1560	μs
t_{MAX_COUNT}	最大可能的计数	-	-	65536 × 65536	$t_{TIMxCLK}$
		$f_{TIMxCLK}$ = 42 MHz	-	102.2	s

1. TIMx 是一个通用的名称，代表 TIM0~TIM3 和 TIM8。

5.3.14 通信接口

I2C 接口特性：

表 5.24 I2C 接口特性

符号	描述	最小值	最大值	单位
$t_{w(SCLL)}$	SCL 低电平宽度	4.7	-	μs
$t_{w(SCLH)}$	SCL 高电平宽度	4	-	
$t_{su(SDA)}$	SDA 建立时间	250	-	μs
$t_{h(SDA)}$	SDA 数据保持时间	-	3450(2)	
$t_{r(SDA)}$ $t_{r(SCL)}$	SDA 和 SCL 上升时间	-	1000	
$t_{f(SDA)}$ $t_{f(SCL)}$	SDA 和 SCL 下降时间	-	300	
$t_{h(STA)}$	起始条件保持时间	4	-	μs
$t_{su(STA)}$	重复起始条件建立时间	4.7	-	
$t_{su(STO)}$	停止条件建立时间	4	-	μs
$t_{w(STO:STA)}$	停止到起始条件时间	4.7	-	μs
C_b	单条总线负载电容	-	400	pF

1. 标准 I2C 模式。
2. 必须保证在 SCL 高电平区间 SDA 保持稳定电平。

表 5.25 SCL 频率（f_{PCLK1} = 36MHz，V_{DD_I2C} = 3.3V/5V）

f_{SCL}(KHz)	I2CCON_CR[9:0]数值
	R_P = 4.7 kΩ
400	0x019
300	0x022
200	0x033
100	0x068
50	0x0d1
20	0x20c

1. R_P = 外部上拉电阻，f_{SCL} = I2C 速度。
2. 对于 200 KHz 左右的速度，所达到的速度的公差位±5%。对于其他速度范围，速度公差为±2%。这个变量取决于应用设计时采用的外部组件的准确性。

5.3.15 ADC 特性

表 5.26 ADC 特性

符号	描述	条件	最小值	典型值	最大值	单位
V_{DDA}	供电电压	-	2.5	-	5.5	V
V_{REF+}	正参考电压	-	-	V_{DDA}	-	V
f_{ADC}	ADC 时钟频率	-	0.5	-	14	MHz
fs(2)	采样速率	-	0.036	-	1	MHz
f_{TRIG}(2)	外部触发频率	f_{ADC} = 14MHz	-	-	700	kHz
			-	-	20	$1/f_{ADC}$
V_{AIN}	转换电压范围	-	0	-	V_{REF+}	V
R_{AIN}	外部输入阻抗	-	-	-	50	kΩ
R_{ADC}(2)	采样开关电阻	V_{DD}=3.3- 5V	1	-	1.05	kΩ
C_{ADC}(2)	内部采样和保持电容	-	-	10	-	pF
t_{latr}(2)	常规触发转换时延	f_{ADC} = 14 MHz			0.143	μs
		-			2	$1/f_{ADC}$
t_s(2)	采样时间	一般通道	2	-	256	$1/f_{ADC}$
t_{STAB}(2)	上电时间	-	-	-	1	μs
t_{CONV}(2)	总的转换时间 (包括采样时间)	-	-	-	12	μs
						$1/f_{ADC}$

1. 由综合评估得出，不在生产中测试。
2. 由设计保证。
3. 部分引脚封装中，V_{REF+}在内部连接到 V_{DDA}，V_{REF-}在内部连接到 V_{SSA}。
4. 对于外部触发，必须在上表列出的时延中加上一个延迟 $1/f_{PCLK2}$。

表 5.27 f_{ADC} = 14MHz 时的最大 R_{AIN}

T_s(周期)	t_s(μs)	最大 R_{AIN}(kΩ)
2	0.142	0.4
4	0.284	0.75
8	0.568	1.6
16	1.136	3.1
32	2.272	6.5
64	4.544	13
128	9.088	25.5
256	18.175	50

表 5.28 ADC 精度-限制测试条件

符号	描述	条件	典型值	单位
ET	综合偏差	F_{sys} = 42MHz，f_{ADC} = 14MHz， RAIN < 10kΩ，V_{DDA} = 3.3~5V，T_A = 25 °C， 测量是在 ADC 校准之后进行的。	±25	LSB
EO	偏移误差		15	
EG	增益误差		5	
ED	微分线性误差		±2	

符号	描述	条件	典型值	单位
EL	积分线性误差		±5.5	

1. ADC 的直流精度数值是在经过内部校准后测量的。
2. ADC 精度与反向注入电流的关系：需要避免在任何标准的模拟输入引脚上注入反向电流，因为这样会显著地降低另一个模拟输入引脚上正在进行的转换精度。建议在可能产生反向注入电流的标准模拟引脚上，（引脚与地之间）增加一个肖特基二极管。
3. 由设计保证。

5.3.16 PGA 特性

表 5.29 PGA 特性

符号	描述	条件	最小值	典型值	最大值	单位
V_{DDA}	供电电压	-	2.5	3.3.	5.5	V
CMIR	共模输入范围	-	0	-	V_{DDA}	V
R_{INDIF}	差分输入阻抗	-	1	-	24.5	KΩ
ICC	工作电流	单位增益电路，VCC=3.3V	-	470	720	uA
		单位增益电路，VCC=5V	-	610	930	
V_{OLR}	输出范围	-	V_{SS}+0.2	-	V_{DD}-0.2	V
PGA gain error*	PGA 增益误差	输入阻抗为 0，补偿值已经校正	-4	-	2	%
TST(1)	稳定时间	与最终值相差 1%（CLOAD=10pF）	116	142	179	ns
Av	放大倍数	-	-	2	-	V/V
			-	4	-	
			-	8	-	

1. 由设计保证。

5.3.17 CMP 特性

表 5.30 CMP 特性

符号	描述	条件	最小值	典型值	最大值	单位
V_{DDA}	模拟供电电压	-	2.5	3.3	5.5	V
V_{IN}	比较器输入电压范围	-	0	-	V_{DDA}	
t_{START}	达到传播延迟规范的比较器启动时间	-	-	-	10	us
t_D(4)	响应时间：（V_{DD} = 3.3V；N 端电平为 1.65V；P 端电平与 N 端 100mV 过冲）	高速模式	-	100	170	ns
		中速模式	-	175	216	
		低速模式	-	320	308	
		极低速模式	-	594	1050	

符号	描述	条件	最小值	典型值	最大值	单位
V_{offset}(3)	比较器偏移误差	全 V_{DDA} 电压范围，全温度范围	-	-	±10	mV
V_{hys}	比较器迟滞	CR1_HYST=00	-	0	-	mV
		CR1_HYST=01	4.74	5	7.01	
		CR1_HYST=10	9.25	10	13.8	
		CR1_HYST=11	14.2	20	25.6	
I_{CC}	各档位工作电流	V_{DD}=3.3V,极低速率	-	26	-	uA
		V_{DD}=3.3V,低速率	-	38	-	
		V_{DD}=3.3V,中等速率	-	60	-	
		V_{DD}=3.3V,高速率	-	100	-	

1. 由设计保证。
2. 参考表格内部参考电压。
3. 由综合评估得出。
4. 典型值是全部比较器传播延迟的平均值。

5.3.18 VDD15

表 5.31 VDD15 特性

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{DD15}	-	-40℃<T_A<+125℃，V_{DD}=3.3V		1.5		V
		-40℃<T_A<+125℃，V_{DD}=5V		1.5		
V_{DD}	电源电压		2	5	5.5	V
I_{VDD}	静态功耗	PVT	7.3	14	45	uA
V_{OUT}	输出电压		1.47	1.5	1.52	V
I_{OUT}	驱动能力	V_{DD}>2.4V			40	mA
		2V<V_{DD}<2.4V			20	
C_{LOAD}	负载电容		0.47	0.47	4.7	uF
Load regulation		负载 100nA 至 40mA	0.26	865	1360	mv/A
Line regulation			11		19	mV

6 栅极驱动器

6.1 工作条件

表 6.1 Gatedriver 绝对最大额定值

符号	描述	最小值	最大值	单位
V_{CC}	LDO 和栅极驱动器电源电压	-0.3	15	V
V_{REG5}	5V 线性稳压器输出	-0.3	6	
$HIN_{1,2,3}$	栅级驱动器上桥臂输入	-0.3	V_{CC}+0.3	
$LIN_{1,2,3}$	栅级驱动器下桥臂输入	-0.3	V_{CC}+0.3	
$VB_{1,2,3}$	栅级驱动器自举电源输出	-0.3	75	
$VS_{1,2,3}$	功率切换电路输出相节点	V_B-15	V_B+0.3	
$HO_{1,2,3}$	栅极驱动器上桥臂输出	V_S-0.3	V_B+0.3	
$LO_{1,2,3}$	栅级驱动器下桥臂输出	-0.3	V_{CC}+0.3	
P_D	TA<=25°C 时的封装功耗	-	0.625	W
Rth_{JA}	热阻	-	200	°C/W
T_J	结温	-	150	°C
T_S	存储温度	-55	150	
T_L	焊接时引线温度（保持 10 秒）	-	300	

表 6.2 Gatedriver 推荐工作范围

符号	描述	最小值	最大值	单位
V_{CC}	LDO 和栅极驱动器电源电压	7	15	V
V_{REG5}	5V 线性稳压器输出	4.5	5.5	
$HIN_{1,2,3}$	栅级驱动器上桥臂输入	V_S	V_B	
$LIN_{1,2,3}$	栅级驱动器下桥臂输入	0	V_{CC}	
$VB_{1,2,3}$	栅级驱动器自举电源输出	V_S+5	V_S+13.5	
$VS_{1,2,3}$	功率切换电路输出相节点	-5	48	
$HO_{1,2,3}$	栅级驱动器上桥臂输出	V_S	V_B	
$LO_{1,2,3}$	栅级驱动器下桥臂输出	0	V_{CC}	
T_A	环境温度	-40	125	°C

6.2 电气特性

栅极驱动器特性如下图。

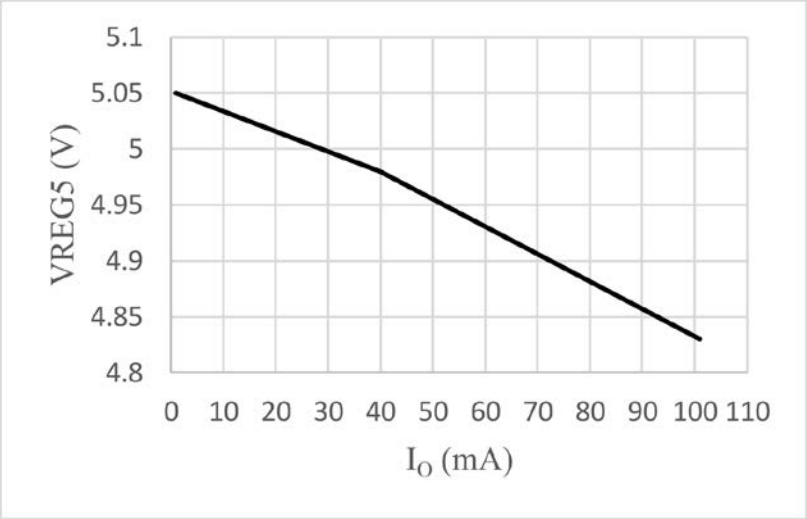


图 6.1 V_{REG5} 与 I_O (V_{CC} =12 V)

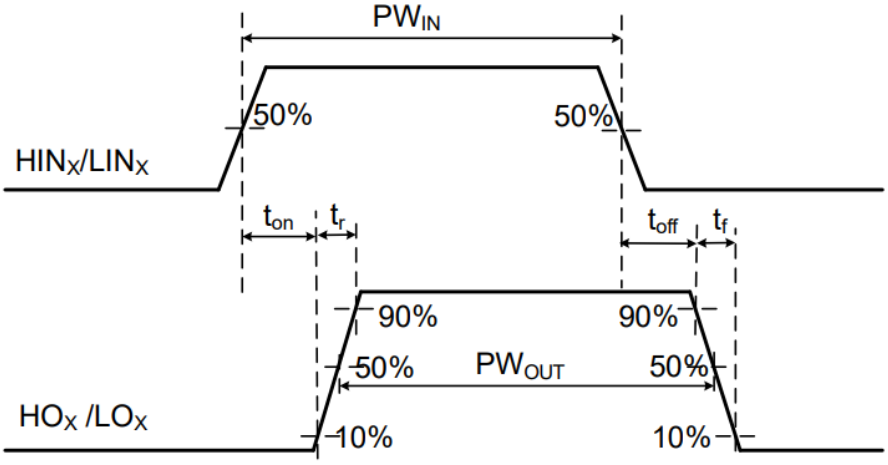


图 6.2 开关时间波形定义

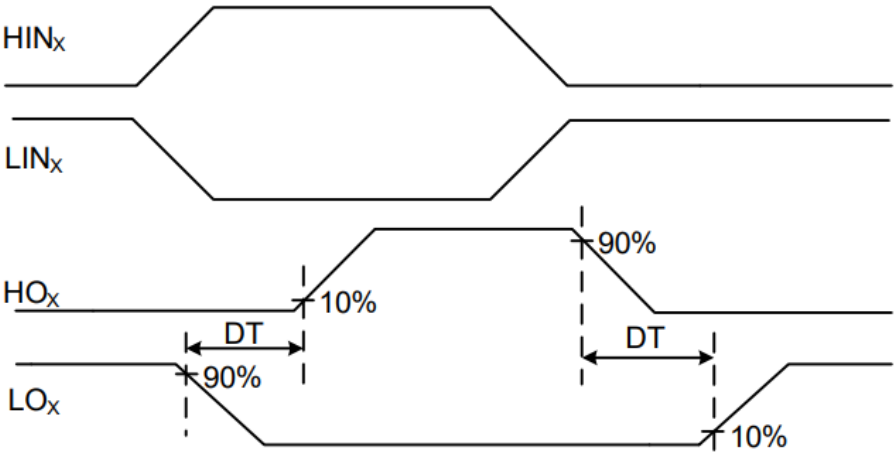


图 6.3 死区时间波形定义

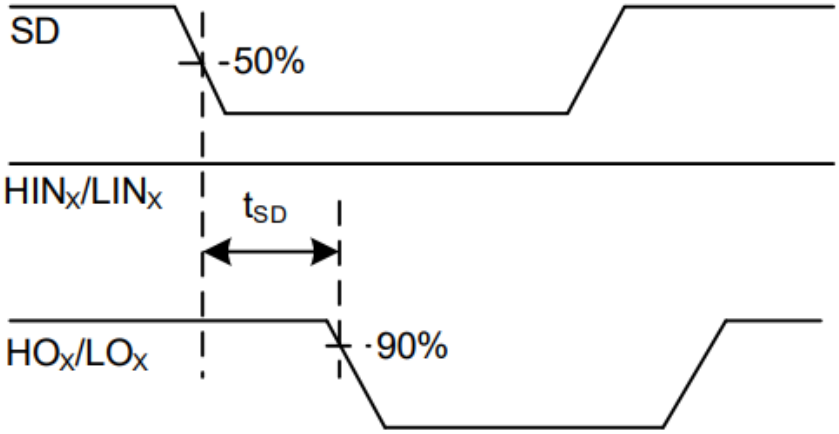


图 6.4 关机时间波形定义

（V_{BIAS} (V_{CC}, V_{BS}) = 12V, C_L = 1000 pF 和 T_A = 25°C 除非另有规定）

表 6.3 Gatedriver 电气特性

符号	描述	最小值	典型值	最大值	单位
I_{QCC}	静态电源电流(HIN=LIN=0V)	-	1.5	2	mA
U_{VCC}	VCC 电压欠压触发值	6	6.3	6.6	V
U_{VHYS}	VCC 迟滞阈值	-	0.3	-	
V_{IH}	高电平输入电压阈值	2.4	-	-	
V_{IL}	低电平输入电压阈值	-	-	0.8	
R_{INPD}	输入下拉电阻	-	200	-	kΩ
I_{IN+}	输入偏置电流(HO=high)	-	-	35	uA
I_{IN-}	输入偏置电流(HO=low)	-	-	2	
I_{QBS}	每一阶段 VB 静态电源电流 (HO=low)	-	36	100	
R_{BSD}	电阻上的 BSD(正向偏压电流= 10mA)	-	60	-	Ω
I_{sink}	输入电流	-	1	-	A
I_{sourse}	输出电流	-	1	-	
V_{OH}	高电平输出电压	11.9	-	-	V
V_{OL}	低电平输出电压	-	-	0.1	
t_r	输出上升时间	-	30	60	ns
t_f	输出下降时间	-	30	60	
t_{DT}	死区时间	-	180	-	
t_{on}	导通延迟时间	-	40	60	
t_{off}	关断延迟时间	-	40	60	
t_{SD}	关机延迟时间	-	40	60	

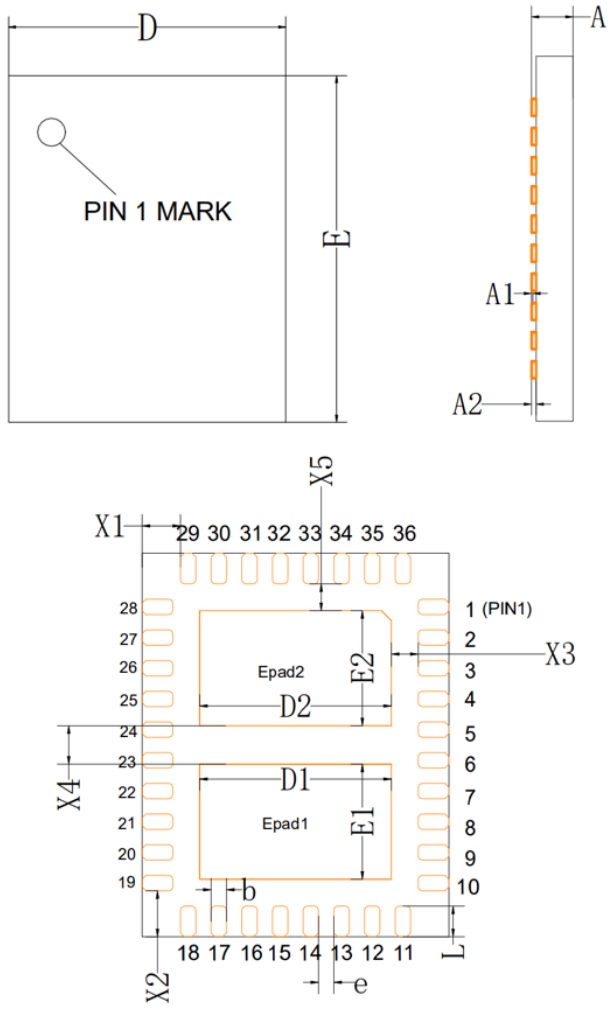
表 6.4 5V LDO

符号	描述	最小值	典型值	最大值	单位
V_{REG5}	线性稳压器和栅极驱动器电源输出 (IO=40 mA)	4.9	5	5.1	V
$I_{REG5,lim}$	线性稳压器电流输出极限	-	120	-	mA
$V_{REG5,drop1}$	跌落电压 1 (1 mA≤ IO ≤ 40 mA, VCC=12V)	-	100	200	mV
$V_{REG5,drop2}$	跌落电压 2 (10V ≤ VCC ≤ 15V, IO=40 mA)	-	200	400	mV

7 封装信息

7.1 QFN36 封装信息

QFN36 是 36 引脚，面积 4.0 * 5.0 mm，0.5 mm 细间距薄型四平面封装。



SYMBOLS	DIMENSION IN MM		
	MIN	NOM	MAX
A	0.500	0.550	0.600
A1	0.007	0.012	0.017
A2	-	0.040	-
D	3.900	4.000	4.100
D1	2.450	2.500	2.550
D2	2.450	2.500	2.550
E	4.900	5.000	5.100
E1	1.450	1.500	1.550
E2	1.450	1.500	1.550
b	0.150	0.200	0.250
L	0.350	0.400	0.450
e	0.150	0.200	0.250
X1	0.450	0.500	0.550
X2	0.550	0.600	0.650
X3	0.300	0.350	0.400
X4	0.450	0.500	0.550
X5	0.300	0.350	0.400

图 7.1 QFN36 轮廓图

8 订货代码

举例 RX32 SD 23 T 6 U 6

芯片系列

RX32 = 基于 ARM 内核的 32 位微控制器

芯片类型

SD = 电机专用+预驱

芯片亚科

23 = RX32SD23x6

引脚数

T = 36 pin

Flash

6 = 32 Kbyte

封装

U = QFN

温度范围

6 = -40 到+85°C

9 版本历史

表 9.1 版本历史

日期	版本	更改内容
2023/8/9	V2.0	1. 新版
2023/8/10	V2.1	1. 更新了栅极驱动器部分数据
2023/11/08	V2.2	1. RX32SD23 架构图 ME 部分数据更新 2. 供电方案框图更新 3. 订货代码芯片亚科名称更新 4. 部分表格格式调整 5. 修正了表 5.18 中的笔误 6. HSI 修正为 HRC，LSI 修正为 LRC 7. 修正了复用功能表 8. 例程库 V1.5 低功耗模式对应此新版数据手册，旧版例程库 V1.4 及以前对应旧版数据手册