

# RX32F103xB 应用笔记

文档编号：AN00001

RX32F103xB 系列引脚复用功能重映射与引脚复用功能配置

版本：V1.1

## 目录

1	简介.....	4
2	概念.....	5
3	引脚复用功能重映射 (AFIO1, MAPOPT = 0) .....	6
3.1	外设模块 GPIO 配置.....	6
3.1	GPIO 寄存器.....	7
3.1.1	GPIO 端口配置低位寄存器 (GPIOx_CRL) (x = A to D) .....	7
3.1.2	GPIO 端口配置高位寄存器 (GPIOx_CRH) (x = A to D) .....	8
3.1.3	GPIO 端口输入数据寄存器 (GPIOx_IDR) (x = A to D) .....	8
3.1.4	GPIO 端口输出数据寄存器 (GPIOx_ODR) (x = A to D) .....	9
3.1.5	GPIO 端口位置位/清零寄存器 (GPIOx_BSRR) (x = A to D) .....	9
3.1.6	GPIO 端口位清零寄存器 (GPIOx_BRR) (x = A to D) .....	10
3.1.7	GPIO 端口配置锁寄存器 (GPIOx_LCKR) (x = A to D) .....	10
3.1.8	GPIO 复用功能低位寄存器 (GPIOx_AFR1) (x = A to D) .....	11
3.1.9	GPIO 复用功能高位寄存器 (GPIOx_AFR2) (x = A to D) .....	11
3.1.10	GPIO 端口上/下拉寄存器 (GPIOx_PUPDR) (x = A to D) .....	12
3.2	外设模块接口重映射.....	12
3.2.1	把 OSC32_IN/OSC32_OUT 引脚作为 GPIO 端口 PC14/PC15.....	12
3.2.2	把 OSC_IN/OSC_OUT 引脚作为 GPIO 端口 PD0/PD1.....	12
3.2.3	JTAG/SWD 复用功能重映射.....	12
3.2.4	定时器复用功能重映射.....	13
3.2.1	USART 复用功能重映射.....	14
3.2.1	I2C 复用功能重映射.....	14
3.2.1	SPI 复用功能重映射.....	15
3.3	AFIO 寄存器.....	15
3.3.1	事件控制寄存器 (AFIO_EVCR) .....	15
3.3.2	复用重映射和调试 I/O 配置寄存器 (AFIO_MAPR) (x = A to D) .....	15
3.3.3	外部中断配置寄存器 1 (AFIO_EXTICR1) .....	17
3.3.4	外部中断配置寄存器 2 (AFIO_EXTICR2) .....	18
3.3.5	外部中断配置寄存器 3 (AFIO_EXTICR3) .....	18
3.3.6	外部中断配置寄存器 4 (AFIO_EXTICR4) .....	19
3.3.7	复用 IO 选项寄存器 (AFIO_OPT) .....	19
4	引脚复用功能配置 (AFIO2, MAPOPT = 1) .....	20
4.1	复用功能.....	21
5	版本历史.....	25

## 表目录

表 1.1 适用产品.....	4
表 3.1 高级定时器 TIM1/TIM8.....	6
表 3.2 通用定时器 TIM2/3/4.....	6
表 3.3 USART.....	6
表 3.4 SPI.....	7
表 3.5 I2C.....	7
表 3.6 调试接口信号.....	12
表 3.7 调试端口影像.....	12
表 3.8 TIM1 复用功能重映射.....	13
表 3.9 TIM2 复用功能重映射.....	13
表 3.10 TIM3 复用功能重映射.....	13
表 3.11 TIM4 复用功能重映射.....	14
表 3.12 USART1 复用功能重映射.....	14
表 3.13 USART2 复用功能重映射.....	14
表 3.14 USART3 复用功能重映射.....	14
表 3.15 I2C1 复用功能重映射.....	14
表 3.16 SPI1 复用功能重映射.....	15
表 4.1 复用功能 (Port A).....	21
表 4.2 复用功能 (Port B).....	22
表 4.3 复用功能 (Port C).....	23
表 4.4 复用功能 (Port D).....	24
表 5.1 版本历史.....	25

## 1 简介

本应用笔记描述了 RX32F103xB 系列产品中引脚复用功能重映射和引脚复用功能配置这两种模式的区别与使用方法。

表 1.1 适用产品

系列	型号
RX32F103xB	所有型号

## 2 概念

引脚复用功能重映射和引脚复用功能配置从目的上都是将指定的引脚配置成指定的功能，但出发点不一致。

**引脚复用功能重映射 (AFIO1):** MAPOPT = 0, 其出发点是复用功能 (或外设模块), 是将模块的接口映射再某个引脚上;

**引脚复用功能配置 (AFIO2):** MAPOPT = 1, 则是从引脚出发, 是将引脚配置为某个复用功能 (或外设模块)。

两者的目的一致, 但是使用上有不同的效果。两者不可同时使用, 该功能可以通过 AFIO\_OPT 寄存器的 MAPOPT 位进行配置。

### 3 引脚复用功能重映射 (AFIO1, MAPOPT = 0)

该模式下，外设模块的接口默认映射在指定的引脚上，此时将芯片引脚配置为输入模式或者复用功能输出模式（GPIOx\_CRH/GPIOx\_CRL 的 MODEy[1:0] = 01b/10b/11b，CNFy[1:0] = 10b/11b）即可使用模块功能。

该模式下，复用功能寄存器（GPIOx\_AFRH/GPIOx\_AFRL）和上/下拉寄存器（GPIOx\_PUPDR）无效。

#### 3.1 外设模块 GPIO 配置

表 3.1 高级定时器 TIM1/TIM8

TIM1/8 引脚	配置	GPIO 配置
TIM1/8_CHx	输入捕获通道 x	浮空输入
	输出比较通道 x	推挽复用输出
TIM1/8_CHxN	互补输出通道 x	推挽复用输出
TIM1/8_BKIN	刹车输入	浮空输入
TIM1/8_ETR	外部触发时钟输入	浮空输入

表 3.2 通用定时器 TIM2/3/4

TIM2/3/4 引脚	配置	GPIO 配置
TIM2/3/4_CHx	输入捕获通道 x	浮空输入
	输出比较通道 x	推挽复用输出
TIM2/3/4_ETR	外部触发时钟输入	浮空输入

表 3.3 USART

USART 引脚	配置	GPIO 配置
USARTx_TX	全双工模式	推挽复用输出
	半双工同步模式	推挽复用输出
USARTx_RX	全双工模式	浮空输入或上拉输入
	半双工同步模式	未使用，可用作通用 IO
USARTx_CK	同步模式	推挽复用输出
USARTx_RTS	硬件流量控制	推挽复用输出
USARTx_CTS	硬件流量控制	浮空输入或上拉输入

表 3.4 SPI

SPI 引脚	配置	GPIO 配置
SPIx_SCK	主模式	推挽复用输出
	从模式	浮空输入
SPIx_MOSI	全双工模式/主模式	推挽复用输出
	全双工模式/从模式	浮空输入或上拉输入
	简单的双向数据线/主模式	推挽复用输出
	简单的双向数据线/从模式	未使用, 可用作通用 IO
SPIx_MISO	全双工模式/主模式	浮空输入或上拉输入
	全双工模式/从模式	推挽复用输出
	简单的双向数据线/主模式	未使用, 可用作通用 IO
	简单的双向数据线/从模式	推挽复用输出
SPIx_NSS	硬件主/从模式	浮空输入或上拉输入或下拉输入
	硬件主模式/NSS 输出使能	推挽复用输出
	软件模式	未使用, 可用作通用 IO

表 3.5 I2C

I2C 引脚	配置	GPIO 配置
I2Cx_SCL	I2C 时钟	开漏复用输出
I2Cx_SDA	I2C 数据	开漏复用输出

### 3.1 GPIO 寄存器

#### 3.1.1 GPIO 端口配置低位寄存器 (GPIOx\_CRL) (x = A to D)

地址偏移: 0x00

复位值: 0x4444 4444

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CNF7[1:0]		MODE7[1:0]		CNF6[1:0]		MODE6[1:0]		CNF5[1:0]		MODE5[1:0]		CNF4[1:0]		MODE4[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNF3[1:0]		MODE3[1:0]		CNF2[1:0]		MODE2[1:0]		CNF1[1:0]		MODE1[1:0]		CNF0[1:0]		MODE0[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit  $2*y+3:2*y+2$  CNFy[1:0]: 端口 x 配置 I/O 引脚 y (y = 7 to 0)

这些位由软件写入, 用于配置 I/O 模式。

输入模式 (MODE[1:0] = 00)

00: 模拟输入模式

01: 浮空输入模式 (复位状态)

10: 上拉下拉输入模式

11: 保留

输出模式 (MODE[1:0] > 00)

00: 通用推挽输出模式

01: 通用开漏输出模式

10: 复用通用推挽输出模式

11: 复用通用开漏输出模式

Bit  $2^*y+1:2^*y$  **MODEy[1:0]**: 端口 x 配置 I/O 引脚 y 模式 (y = 7 to 0)

这些位由软件写入, 用于配置 I/O 模式。

00: 输入模式 (复位状态)

01: 输出模式, 最大速度 10 MHz

10: 输出模式, 最大速度 2 MHz

11: 输出模式, 最大速度 50 MHz

### 3.1.2 GPIO 端口配置高位寄存器 (GPIOx\_CRH) (x = A to D)

地址偏移: 0x04

复位值: 0x4444 4444

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CNF15[1:0]		MODE15[1:0]		CNF14[1:0]		MODE14[1:0]		CNF13[1:0]		MODE13[1:0]		CNF12[1:0]		MODE12[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNF11[1:0]		MODE11[1:0]		CNF10[1:0]		MODE10[1:0]		CNF9[1:0]		MODE9[1:0]		CNF8[1:0]		MODE8[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit  $2^*(y-8)+3:2^*(y-8)+2$  **CNFy[1:0]**: 端口 x 配置 I/O 引脚 y (y = 15 to 8)

这些位由软件写入, 用于配置 I/O 模式。

输入模式 (MODE[1:0] = 00)

00: 模拟输入模式

01: 浮空输入模式 (复位状态)

10: 上拉下拉输入模式

11: 保留

输出模式 (MODE[1:0] > 00)

00: 通用推挽输出模式

01: 通用开漏输出模式

10: 复用通用推挽输出模式

11: 复用通用开漏输出模式

Bit  $2^*(y-8)+1:2^*(y-8)$  **MODEy[1:0]**: 端口 x 配置 I/O 引脚 y 模式 (y = 15 to 8)

这些位由软件写入, 用于配置 I/O 模式。

00: 输入模式 (复位状态)

01: 输出模式, 最大速度 10 MHz

10: 输出模式, 最大速度 2 MHz

11: 输出模式, 最大速度 50 MHz

### 3.1.3 GPIO 端口输入数据寄存器 (GPIOx\_IDR) (x = A to D)

地址偏移: 0x08

复位值: 0x0000 XXXX

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----



Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ID15	ID14	ID13	ID12	ID11	ID10	ID9	ID8	ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

Bit 31:16 保留，必须保持为复位值。

Bit 15:0 **ID[15:0]**: 端口 x 输入数据 I/O 引脚 y (y = 15 to 0)  
 这些位是只读的。它们包含相应 I/O 端口的输入值。

### 3.1.4 GPIO 端口输出数据寄存器 (GPIOx\_ODR) (x = A to D)

地址偏移: 0x0C

复位值: 0x0000 0000

Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OD15	OD14	OD13	OD12	OD11	OD10	OD9	OD8	OD7	OD6	OD5	OD4	OD3	OD2	OD1	OD0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 31:16 保留，必须保持为复位值。

Bit 15:0 **OD[15:0]**: 端口输出数据 I/O 引脚 y (y = 15 to 0)  
 这些位可以由软件读取和写入。

*注意: 为了独立置位/清零, OD 位可以通过写入 GPIOx\_BSRR 寄存器 (x = A..D) 单独置位和/或清零。*

### 3.1.5 GPIO 端口位置位/清零寄存器 (GPIOx\_BSRR) (x = A to D)

地址偏移: 0x10

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
BR15	BR14	BR13	BR12	BR11	BR10	BR9	BR8	BR7	BR6	BR5	BR4	BR3	BR2	BR1	BR0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BS15	BS14	BS13	BS12	BS11	BS10	BS9	BS8	BS7	BS6	BS5	BS4	BS3	BS2	BS1	BS0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

Bit 31:16 **BR[15:0]**: 端口 x 清零 I/O 引脚 y (y = 15 to 0)  
 这些位只能写。读取这些位将返回值 0x0000。

- 0: 对应 ODx 位不动
- 1: 清零对应的 ODx 位

*注: 如果同时配置 BSx 和 BRx, 则 BSx 优先。*

Bit 15:0 **BS[15:0]**: 端口 x 置位 I/O 引脚 y (y = 15 to 0)  
 这些位只能写。读取这些位将返回值 0x0000。

- 0: 对应 ODx 位不动
- 1: 置位对应的 ODx 位

### 3.1.6 GPIO 端口位清零寄存器 (GPIOx BRR) (x = A to D)

地址偏移: 0x14

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BS15	BS14	BS13	BS12	BS11	BS10	BS9	BS8	BS7	BS6	BS5	BS4	BS3	BS2	BS1	BS0
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

Bit 15:0 **BR[15:0]**: 端口 x 置位 I/O 引脚 y (y = 15 to 0)

这些位只能写。读取这些位将返回值 0x0000。

0: 对应 ODx 位不动

1: 清零对应的 ODx 位

### 3.1.7 GPIO 端口配置锁寄存器 (GPIOx\_LCKR) (x = A to D)

地址偏移: 0x18

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															LCKK
															rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LCK15	LCK14	LCK13	LCK12	LCK11	LCK10	LCK9	LCK8	LCK7	LCK6	LCK5	LCK4	LCK3	LCK2	LCK1	LCK0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 31:17 保留, 必须保持为复位值

Bit 16 **LCKK**: 锁键

这个位可以随时读取。只能使用锁键写入序列修改。

0: 端口配置锁位键不激活

1: 端口配置锁位键被激活。下次系统复位前 GPIOx\_LCKR 寄存器被锁定。

LOCK 键写顺序:

WR LCKR[16] = '1' + LCKR[15:0]

WR LCKR[16] = '0' + LCKR[15:0]

WR LCKR[16] = '1' + LCKR[15:0]

RD LCKR

RD LCKR[16] = '1' (此读取操作是可选的, 但可以用来确认锁键已被激活)

注意: 在 LOCK 键写顺序中, LCK[15:0] 的值不能改变。

锁序列中的任何错误都将中止锁。

在端口的任何位上的第一个锁定序列之后, LCKK 位上的任何读访问都返回 1',

直到下一次 MCU 复位或外围设备复位。

Bit 15:0 **LCK[15:0]**: 端口 x 锁 I/O 引脚 y (y = 15 to 0)

这些位是可读/可写的, 但只有当 LCKK 位为'0'时才能写入。

0: 端口配置不锁定

1: 端口配置锁定

### 3.1.8 GPIO 复用功能低位寄存器 (GPIOx\_AFRL) (x = A to D)

地址偏移: 0x20

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
AFSEL7[3:0]				AFSEL6[3:0]				AFSEL5[3:0]				AFSEL4[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AFSEL3[3:0]				AFSEL2[3:0]				AFSEL1[3:0]				AFSEL0[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 31:0 **AFSEL[7:0][3:0]**: 端口 x I/O 引脚 y 的替代功能选择 (y = 15 to 0)

这些位由软件写入, 以配置备用功能 I/O。

0000: AF0

0001: AF1

0010: AF2

0011: AF3

0100: AF4

0101: AF5

0110: AF6

0111: AF7

其他: 无作用

### 3.1.9 GPIO 复用功能高位寄存器 (GPIOx\_AFRH) (x = A to D)

地址偏移: 0x24

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
AFSEL15[3:0]				AFSEL14[3:0]				AFSEL13[3:0]				AFSEL12[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AFSEL11[3:0]				AFSEL10[3:0]				AFSEL9[3:0]				AFSEL8[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 31:0 **AFSEL[15:8][3:0]**: 端口 x I/O 引脚 y 的替代功能选择(y = 15 到 8)

这些位由软件写入, 以配置备用功能 I/O。

0000: AF0

0001: AF1

0010: AF2

0011: AF3

0100: AF4

0101: AF5

0110: AF6

0111: AF7

其他: 无作用

### 3.1.10 GPIO 端口上/下拉寄存器 (GPIOx\_PUPDR) (x = A to D)

地址偏移: 0x28

复位值: 0x6400 0000 (for port A)

复位值: 0x0000 0100 (for port B)

复位值: 0x0000 0000 (for other ports)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PUPD15[1:0]		PUPD14[1:0]		PUPD13[1:0]		PUPD12[1:0]		PUPD11[1:0]		PUPD10[1:0]		PUPD9[1:0]		PUPD8[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	Rw
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PUPD7[1:0]		PUPD6[1:0]		PUPD5[1:0]		PUPD4[1:0]		PUPD3[1:0]		PUPD2[1:0]		PUPD1[1:0]		PUPD0[1:0]	
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 31:0 PUPD[15:0][1:0]: 端口 x 配置 I/O 引脚 y (y = 15 to 0)

这些位由软件写入, 用于配置 I/O 上拉或下拉。

00: 浮空

01: 上拉

10: 下拉

11: 保留

## 3.2 外设模块接口重映射

为了优化外设应用, 可以将一些复用功能重映射到其他引脚上。设置复用映射和调试 IO 配置寄存器 (AFIO\_MAPR) 可以实现引脚的重新映射。

### 3.2.1 把 OSC32\_IN/OSC32\_OUT 引脚作为 GPIO 端口 PC14/PC15

当 LSE 振荡器关闭时, LSE 振荡器引脚 OSC32\_IN/OSC32\_OUT 可以分别用做 GPIO 的 PC14/PC15, LSE 功能始终优先于通用 I/O 口的功能。

### 3.2.2 把 OSC\_IN/OSC\_OUT 引脚作为 GPIO 端口 PD0/PD1

外部振荡器引脚 OSC\_IN/OSC\_OUT 可以用做 GPIO 的 PD0/PD1, 通过设置复用重映射和调试 I/O 配置寄存器(AFIO\_MAPR)实现。

### 3.2.3 JTAG/SWD 复用功能重映射

调试接口信号被映射到 GPIO 端口上, 如下表所示。

表 3.6 调试接口信号

复用功能	GPIO 端口
JTMS/SWDIO	PA13
JCLK/SWCLK	PA14
JTDI	PA15
JTDO/TRACESWO	PB3
NJTRST	PB4

为了可以使用更多 GPIO, 通过设置复用重映射和调试 I/O 配置寄存器(AFIO\_MAPR)的 SWJ\_CFG[2:0]位, 可以改变上述重映像配置。参见下表。

表 3.7 调试端口影像

睿兴科技(南京)有限公司

SWJ_CF G [2:0]	可用的调试端口	SWJ IO 引脚分配				
		PA13/ JTMS/ SWDI O	PA14/ JTCK/ SWCLK K	PA15/ JTDI	PB3/ JTDO/ TRACESW O	PB4/ NJTRST
000	完全 SWJ (JTAG-DP + SW-DP) (复位状态)	X	X	X	X	X
001	完全 SWJ (JTAG-DP + SW-DP) 没有 NJTRST	X	X	X	X	Free
010	关闭 JTAG-DP 启用 SW-DP	X	X	Free	Free <sup>(1)</sup>	Free
100	关闭 JTAG-DP 关闭 SW-DP	Free	Free	Free	Free	Free
其他	禁用	-	-	-	-	-

1. IO 只可在不使用异步跟踪时使用。

### 3.2.4 定时器复用功能重映射

表 3.8 TIM1 复用功能重映射

复用功能	TIM1_REMAP[1:0] = 00 (没有重映射)	TIM1_REMAP[1:0] = 01 (部分重映射)
TIM1_ETR	PA12	
TIM1_CH1	PA8	
TIM1_CH2	PA9	
TIM1_CH3	PA10	
TIM1_CH4	PA11	
TIM1_BKIN	PB12	PA6
TIM1_CH1N	PB13	PA7
TIM1_CH2N	PB14	PB0
TIM1_CH3N	PB15	PB1

表 3.9 TIM2 复用功能重映射

复用功能	TIM2_REMAP[1:0] = 00 (没有重映射)	TIM2_REMAP[1:0] = 01 (部分重映射)	TIM2_REMAP[1:0] = 10 (部分重映射)	TIM2_REMAP[1:0] = 11 (完全重映射)
TIM2_CH1_ETR	PA0	PA15	PA0	PA15
TIM2_CH2	PA1	PB3	PA1	PB3
TIM2_CH3	PA2		PB10	
TIM2_CH4	PA3		PB11	

表 3.10 TIM3 复用功能重映射

复用功能	TIM3_REMAP[1:0] = 00	TIM3_REMAP[1:0] = 10	TIM3_REMAP[1:0] = 11
------	----------------------	----------------------	----------------------

	(没有重映射)	(部分重映射)	(完全重映射)
TIM3_CH1	PA6	PB4	PC6
TIM3_CH2	PA7	PB5	PC7
TIM3_CH3	PB0		PC8
TIM3_CH4	PB1		PC9

表 3.11 TIM4 复用功能重映射

复用功能	TIM4_REMAP = 0 (没有重映射)	TIM4_REMAP = 1 (完全重映射)
TIM4_CH1	PB6	PD12
TIM4_CH2	PB7	PD13
TIM4_CH3	PB8	PD14
TIM4_CH4	PB9	PD15

### 3.2.1 USART 复用功能重映射

表 3.12 USART1 复用功能重映射

复用功能	USART1_REMAP = 0 (没有重映射)	USART1_REMAP = 1 (完全重映射)
USART1_TX	PA9	PB6
USART1_RX	PA10	PB7

表 3.13 USART2 复用功能重映射

复用功能	USART2_REMAP = 0 (没有重映射)	USART2_REMAP = 1 (完全重映射)
USART2_TX	PA2	PD5
USART2_RX	PA3	PD6
USART2_CK	PA4	PD7
USART2_CTS	PA0	PD3
USART2_RTS	PA1	PD4

表 3.14 USART3 复用功能重映射

复用功能	USART3_REMAP[1:0] = 00 (没有重映射)	USART3_REMAP[1:0] = 01 (部分重映射)	USART3_REMAP[1:0] = 11 (完全重映射)
USART3_TX	PB10	PC10	PD8
USART3_RX	PB11	PC11	PD9
USART3_CK	PB12	PC12	PD10
USART3_CTS	PB13		PD11
USART3_RTS	PB14		PD12

### 3.2.1 I2C 复用功能重映射

表 3.15 I2C1 复用功能重映射

复用功能	I2C1_REMAP = 0 (没有重映射)	I2C1_REMAP = 1 (完全重映射)
I2C1_SCL	PB6	PB8
I2C_SDA	PB7	PB9

### 3.2.1 SPI 复用功能重映射

表 3.16 SPI1 复用功能重映射

复用功能	SPI1_REMAP = 0 (没有重映射)	SPI1_REMAP = 1 (完全重映射)
SPI1_SCK	PA5	PB3
SPI1_MOSI	PA7	PB5
SPI1_MISO	PA6	PB4
SPI1_NSS	PA4	PA15

## 3.3 AFIO 寄存器

### 3.3.1 事件控制寄存器 (AFIO\_EVCR)

地址偏移: 0x00

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved								EVOE	PORT[2:0]			PIN[3:0]			
								rw	rw	rw	rw	rw	rw	rw	rw

Bit 31:8 保留, 必须保持为复位值。

Bit 7 **EVOE**: 允许事件输出

该位可由软件读写。当设置该位后, Cortex 的 EVENTOUT 将连接到由 PORT[2:0]和 PIN[3:0]选定的 I/O 口。

Bit 6:4 **PORT[2:0]**: 端口选择

选择用于输出 Cortex 的 EVENTOUT 信号的端口

000: PA

001: PB

010: PC

011: PD

其他: 保留

Bit 3:0 **PIN[3:0]**: 引脚选择

选择用于输出 Cortex 的 EVENTOUT 信号的引脚

y: Pxy, x 由 PORT[2:0]配置

### 3.3.2 复用重映射和调试 I/O 配置寄存器 (AFIO\_MAPR) (x = A to D)

地址偏移: 0x04

复位值: 0x0000 0000

Reserved				SWJ_CFG[2:0]			Reserved				ADC2_E TRGREG _REMAP	ADC2_E TRGINJ _REMAP	ADC1_E TRGREG _REMAP	ADC1_E TRGINJ _REMAP	Reserved	
				W	W	W					rW	rW	rW	rW		
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
PD01 REMAP	Reserved		TIM4_REMAP	TIM3_REMAP [1:0]	TIM2_REMAP [1:0]	TIM1_REMAP [1:0]	USART3_REMAP [1:0]		USART2_REMAP	USART1_REMAP	I2C1_REMAP	SPI1_REMAP				
rW			rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	rW	

Bit 31:27 保留, 必须保持为复位值。

**Bit 26:24 SWJ\_CFG[2:0]: 串行线 JTAG 配置**

这些位只可由软件写(读这些位, 将返回未定义的数值), 用于配置 SWJ 和跟踪复用功能的 I/O 口。SWJ (串行线 JTAG) 支持 JTAG 或 SWD 访问 Cortex 的调试端口。系统复位后的默认状态是启用 SWJ 但没有跟踪功能, 这种状态下可以通过 JTMS/JTCK 脚上的特定信号选择 JTAG 或 SW (串行线) 模式。

000: 完全 SWJ (JTAG-DP + SW-DP) (复位状态)

001: 完全 SWJ (JTAG-DP + SW-DP), 但没有 NJTRST

010: 关闭 JTAG-DP, 启用 SW-DP

100: 关闭 JTAG-DP, 关闭 SW-DP

其它组合: 无作用

Bit 23:21 保留, 必须保持为复位值。

**Bit 20 ADC2\_ETRGREG\_REMAP: ADC2 规则转换外部触发重映射**

该位可由软件置 1 或清零。它控制与 ADC2 规则转换外部触发相连的触发输入。当该位清零时, ADC2 规则转换外部触发与 EXTI11 相连; 当该位置 1 时, ADC2 规则转换外部触发与 TIM8\_TRGO 相连。

**Bit 19 ADC2\_ETRGINJ\_REMAP: ADC2 注入转换外部触发重映射**

该位可由软件置 1 或清零。它控制与 ADC2 注入转换外部触发相连的触发输入。当该位清零时, ADC2 注入转换外部触发与 EXTI15 相连; 当该位置 1 时, ADC2 规则转换外部触发与 TIM8\_CH4 相连。

**Bit 18 ADC1\_ETRGREG\_REMAP: ADC1 规则转换外部触发重映射**

该位可由软件置 1 或清零。它控制与 ADC1 规则转换外部触发相连的触发输入。当该位清零时, ADC1 规则转换外部触发与 EXTI11 相连; 当该位置 1 时, ADC2 规则转换外部触发与 TIM8\_TRGO 相连。

**Bit 17 ADC1\_ETRGINJ\_REMAP: ADC1 注入转换外部触发重映射**

该位可由软件置 1 或清零。它控制与 ADC1 注入转换外部触发相连的触发输入。当该位清零时, ADC1 注入转换外部触发与 EXTI15 相连; 当该位置 1 时, ADC2 规则转换外部触发与 TIM8\_CH4 相连。

Bit 16 保留, 必须保持为复位值。

**Bit 15 PD01\_REMAP: PD0/PD1 映射到 OSC\_IN/OSC\_OUT**

该位可由软件置 1 或清零。它控制 PD0 和 PD1 的 GPIO 功能映射。当不使用主振荡器 HSE 时 (系统运行于 HSI), PD0 和 PD1 可以映射到 OSC\_IN 和 OSC\_OUT 引脚。

0: 不进行 PD0 和 PD1 的重映射

1: PD0 映射到 OSC\_IN, PD1 映射到 OSC\_OUT



Bit 14:13 保留，必须保持为复位值。

Bit 12 **TIM4\_REMAP**: 定时器 4 的重映射

0: 没有重映射

1: 完全重映射

Bit 11:10 **TIM3\_REMAP[1:0]**: 定时器 3 的重映射

00: 没有重映射

01: 保留

10: 部分重映射

11: 完全重映射

Bit 9:8 **TIM2\_REMAP[1:0]**: 定时器 2 的重映射

00: 没有重映射

01: 部分重映射

10: 部分重映射

11: 完全重映射

Bit 7:6 **TIM1\_REMAP[1:0]**: 定时器 1 的重映射

00: 没有重映射

01: 部分重映射

10: 保留

11: 完全重映射

Bit 5:4 **USART3\_REMAP[1:0]**: USART3 的重映射

00: 没有重映射

01: 部分重映射

10: 保留

11: 完全重映射

Bit 3 **USART2\_REMAP**: USART2 的重映射

0: 没有重映射

1: 完全重映射

Bit 2 **USART1\_REMAP**: USART1 的重映射

0: 没有重映射

1: 完全重映射

Bit 1 **I2C1\_REMAP**: I2C1 的重映射

0: 没有重映射

1: 完全重映射

Bit 0 **SPI1\_REMAP**: SPI1 的重映射

0: 没有重映射

1: 完全重映射

### 3.3.3 外部中断配置寄存器 1 (AFIO\_EXTICR1)

地址偏移: 0x08

复位值: 0x0000 0000

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16

Reserved

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EXTI3[3:0]				EXTI2[3:0]				EXTI1[3:0]				EXTI0[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 31:16 保留，必须保持为复位值。

Bit 15:0 **EXTIx[3:0]**: EXTIx 配置 (x = 3 to 0)

这些位可由软件读写，用于选择 EXTIx 外部中断的输入源。

0000: PAx

0001: PBx

0010: PCx

0011: PDx

### 3.3.4 外部中断配置寄存器 2 (AFIO\_EXTICR2)

地址偏移: 0x0C

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EXTI7[3:0]				EXTI6[3:0]				EXTI5[3:0]				EXTI4[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 31:16 保留，必须保持为复位值。

Bit 15:0 **EXTIx[3:0]**: EXTIx 配置 (x = 7 to 4)

这些位可由软件读写，用于选择 EXTIx 外部中断的输入源。

0000: PAx

0001: PBx

0010: PCx

0011: PDx

### 3.3.5 外部中断配置寄存器 3 (AFIO\_EXTICR3)

地址偏移: 0x10

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
EXTI11[3:0]				EXTI10[3:0]				EXTI9[3:0]				EXTI8[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 31:16 保留，必须保持为复位值。

Bit 15:0 **EXTIx[3:0]**: EXTIx 配置 (x = 11 to 8)

这些位可由软件读写，用于选择 EXTIx 外部中断的输入源。

0000: PAx

0001: PBx

0010: PCx

0011: PDx

### 3.3.6 外部中断配置寄存器 4 (AFIO\_EXTICR4)

地址偏移: 0x14

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
EXTI15[3:0]				EXTI14[3:0]				EXTI13[3:0]				EXTI12[3:0]			
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit 31:16 保留, 必须保持为复位值。

Bit 15:0 **EXTIx[3:0]**: EXTIx 配置 (x = 15 to 12)

这些位可由软件读写, 用于选择 EXTIx 外部中断的输入源。

0000: PAx

0001: PBx

0010: PCx

0011: PDx

### 3.3.7 复用 IO 选项寄存器 (AFIO\_OPT)

地址偏移: 0x18

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Reserved															
Reserved													PUPD	MAP	
Reserved													OPT	OPT	
Reserved													rw	rw	

Bit 31:2 保留, 必须保持为复位值。

Bit 1 **PUPDOPT**: 上拉和下拉选项

这些位可由软件读写, 用于选择 IO 上拉和下拉配置方式。

0: IO 上拉和下拉遵守 AFIO1 方式, 只有输入模式可以配置上拉和下拉, 通过配置 GPIOx\_ODR 来实现上拉或下拉。

1: IO 上拉和下拉遵守 AFIO2 方式, 在任意模式下都可以配置上拉和下拉, 通过配置 GPIOx\_PUPDR 来实现上拉和下拉。

*注意: 该位必须与 MAPOPT 保持一致。*

Bit 0 **MAPOPT**: AFIO 选项

这些位可由软件读写, 用于选择 IO 的配置方式。

0: IO 遵守 AFIO1 方式, 处于引脚复用功能重映射模式。

1: IO 遵守 AFIO2 方式, 处于引脚复用功能配置模式。

#### 4 引脚复用功能配置 (AFIO2, MAPOPT = 1)

该模式下，将芯片引脚对应的复用功能由复用功能寄存器 (GPIOx\_AFRH/GPIOx\_AFRL) 配置，而复用重映射和调试 I/O 配置寄存器 (AFIO\_MAPR) 中的重映射功能将会失效，但是 SWD/JTAG 相关引脚仍需 AFIO\_MAPR\_SWJ\_CFG 进行配置。

## 4.1 复用功能

表 4.1 复用功能 (Port A)

Port	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	Analog
Port A	PA0		TIM2_CH1_ETR		USART2_CTS		TIM8_ETR		ADC12_IN0, CMP4_1P
	PA1		TIM2_CH2		USART2_RTS				ADC12_IN1, CMP4_1N
	PA2		TIM2_CH3		USART2_TX				ADC12_IN2, PGA1_P
	PA3		TIM2_CH4		USART2_RX				ADC12_IN3, PGA1_N
	PA4				USART2_CK	SPI1_NSS			ADC12_IN4 PGA0_P
	PA5					SPI1_SCK			ADC12_IN5 PGA0_N
	PA6		TIM3_CH1	TIM1_BKIN		SPI1_MISO	TIM8_BKIN		ADC12_IN6 CMP4_0P
	PA7		TIM3_CH2	TIM1_CH1N		SPI1_MOSI	TIM8_CH1N		ADC12_IN7 CMP4_0N
	PA8	MCO		TIM1_CH1	USART1_CK				
	PA9			TIM1_CH2	USART1_TX				
	PA10			TIM1_CH3	USART1_RX				
	PA11			TIM1_CH4	USART1_CTS			CANRX	
	PA12			TIM1_ETR	USART1_RTS			CANTX	
	PA13	JTMS_SWDIO							
	PA14	JTCK_SWCLK							
	PA15	JTDI		TIM2_CH1_ETR		SPI1_NSS			

表 4.2 复用功能 (Port B)

Port	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	Analog
Port B	PB0		TIM3_CH3	TIM1_CH2N			TIM8_CH2N		ADC12_IN8, CMP4_2P
	PB1		TIM3_CH4	TIM1_CH3N			TIM8_CH3N		ADC12_IN9, CMP4_2N
	PB2						CMP4_OUT	CMP5_OUT	
	PB3	JTDO- TRACESWO	TIM2_CH2			SPI1_SCK			
	PB4	JNRST	TIM3_CH1			SPI1_MISO			
	PB5		TIM3_CH2			SPI1_MOSI	I2C1_SMBAI		
	PB6		TIM4_CH1		USART1_TX		I2C1_SCL		
	PB7		TIM4_CH2		USART1_RX		I2C1_SDA		
	PB8		TIM4_CH3				I2C1_SCL	CANRX	
	PB9		TIM4_CH4				I2C1_SDA	CANTX	
	PB10		TIM2_CH3		USART3_TX		I2C2_SCL		OPA3_OUT
	PB11		TIM2_CH4		USART3_RX		I2C2_SDA		OPA3_N
	PB12			TIM1_BKIN	USART3_CK	SPI2_NSS	I2C2_SMBAI		OPA3_P
	PB13			TIM1_CH1N	USART3_CTS	SPI2_SCK			
	PB14			TIM1_CH2N	USART3_RTS	SPI2_MISO			
	PB15			TIM1_CH3N		SPI2_MOSI			



表 4.3 复用功能 (Port C)

Port	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	Analog
Port C	PC0								ADC12_IN10
	PC1								ADC12_IN11
	PC2								ADC12_IN12
	PC3								ADC12_IN13
	PC4								ADC12_IN14
	PC5								ADC12_IN15
	PC6		TIM3_CH1					TIM8_CH1	
	PC7		TIM3_CH2					TIM8_CH2	
	PC8		TIM3_CH3					TIM8_CH3	
	PC9		TIM3_CH4					TIM8_CH4	
	PC10				USART3_TX			TIM8_CH5	
	PC11			TIM1_CH5	USART3_RX				
	PC12				USART3_CK				
	PC13								
	PC14								OSC32_IN
	PC15								OSC32_OUT



表 4.4 复用功能 (Port D)

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	Analog
Port D	PD0									OSC_IN, CMP5_P
	PD1									OSC_OUT, CMP5_N



## 5 版本历史

表 5.1 版本历史

日期	版本	修改内容
2023年5月5日	V1.0	初版
2024年3月11日	V1.1	修正 AFIO2 使用描述。