

# RX32S632 数据手册

文档编号：DS00014

基于 Arm<sup>®</sup>Cortex<sup>®</sup>-M0 内核的 32 位专业电机微控制器

版本：V1.0

## 特征

- 内核: Arm<sup>®</sup>Cortex<sup>®</sup>-M0 的内核, 最高频率 152 MHz
- 运行条件:
  - HVDD 电压范围: 5V 至 28V
  - VDD: 2.7V 至 3.6V
  - -40°C ~ 125°C
- ESD
  - HBM 3kV
  - CDM 1.2 kV
  - EFT
- 数学运算协同处理器
  - DIV
  - SQRT
- 存储器
  - 64 KB Flash
  - 8 KB SRAM
- 复位和供电管理
  - 上电/下电复位 (POR/PDR)
  - 可编程电压监测器 (PVD)
  - 低功耗模式: 睡眠 (Sleep)、停止 (Stop)、待机 (Standby)
- 时钟管理
  - 内置经出厂调校的 16MHz 振荡器
  - 内置经出厂调校的 32KHz 振荡器
- 最多 13 个快速 I/O
  - GPIO 可映射到外部中断向量
  - GPIO 最大额定 7V
- 1 个 4Msps 的 12 位 ADC
  - 电压转换范围: 0V 至 VREFBUF
  - 内置 TPS
- 2 个轨对轨比较器
  - 内部参考电压源 CRV
  - CRV 源可选 1V 或 2.5V
- 3 个运算放大器
  - PGA 模式 (4~16 倍)
  - 电压跟随器模式
  - 独立模式 (仅 OPAMP3)
- VREFBUF
  - 可选参考电压 2.5V/2.8V/VDD



SSOP24 (- \* - mm)

- 通信接口
  - 1 个 I<sup>2</sup>C
  - 1 个 UART
  - 1 个 SPI
- 9 个定时器
  - 1 个 32 位定时器, 最多 4 个 IC/OC/PWM 或脉冲计数器和正交(增量式)编码器输入
  - 1 个 16 位定时器, 最多 2 个 IC/OC/PWM
  - 1 个 16 位 6 通道高级电机控制定时器, 最多 6 个 PWM 通道, 带有死区时间生成和刹车功能
  - 1 个 16 位定时器, 带有 1 个 IC/OC
  - 2 个 16 位基本定时器
  - 1 个看门狗定时器 (IWDG)
  - 1 个 24 位 SysTick 定时器
  - 1 个 RTC 实时时钟
- 开发支持
  - 串行线调试 (SWD)
- CRC 计算单元, 96 位唯一 ID
- P/N 型半桥式栅极驱动器
  - 内置 LDO 3.3V
  - 输出电流能力 IO+/- = +50mA/ -300mA
  - 内置过温保护
  - 内置欠压锁定
  - 高低侧延时匹配
  - 内置防直通逻辑保护功能
  - 内置死区: DT=130ns
- 真值表

| HIN | LIN | HO | LO |
|-----|-----|----|----|
| H   | L   | L  | L  |
| H   | H   | H  | L  |
| L   | H   | H  | H  |
| L   | L   | H  | L  |

## 目录

|        |                              |    |
|--------|------------------------------|----|
| 1      | 简介 .....                     | 8  |
| 2      | 概述 .....                     | 9  |
| 3      | 功能概述 .....                   | 11 |
| 3.1    | 数学运算协同处理器 .....              | 11 |
| 3.2    | 内置 Flash .....               | 11 |
| 3.3    | 内置 SRAM .....                | 11 |
| 3.4    | 自举模式 .....                   | 11 |
| 3.5    | 电源管理 .....                   | 11 |
| 3.5.1  | 供电方案 .....                   | 11 |
| 3.5.2  | 上电复位 (POR) 和掉电复位 (PDR) ..... | 11 |
| 3.5.3  | 低功耗模式 .....                  | 11 |
| 3.6    | 通用输入/输出(GPIOs) .....         | 12 |
| 3.7    | 模数转换器(ADC) .....             | 12 |
| 3.8    | 比较器 (CMP) .....              | 12 |
| 3.9    | 运算放大器 (OPAMP) .....          | 12 |
| 3.10   | 栅极驱动器 .....                  | 12 |
| 4      | 引脚和引脚分布 .....                | 14 |
| 4.1    | SSOP24 引脚分布 .....            | 14 |
| 4.2    | 引脚定义 .....                   | 15 |
| 4.3    | 复用功能 .....                   | 18 |
| 5      | 电气特性 .....                   | 22 |
| 5.1    | 测试条件 .....                   | 22 |
| 5.1.1  | 最小值和最大值 .....                | 22 |
| 5.1.2  | 典型值 .....                    | 22 |
| 5.1.3  | 典型曲线 .....                   | 22 |
| 5.1.4  | 负载电容 .....                   | 22 |
| 5.1.5  | 引脚输入电压 .....                 | 22 |
| 5.1.6  | 供电方案 .....                   | 23 |
| 5.1.7  | 电流消耗测量 .....                 | 24 |
| 5.2    | 绝对最大额定值 .....                | 24 |
| 5.3    | 工作条件 .....                   | 25 |
| 5.3.1  | 通用工作条件 .....                 | 25 |
| 5.3.2  | 上电和断电时操作条件 .....             | 26 |
| 5.3.3  | 内置复位和电源控制模块特性 .....          | 26 |
| 5.3.4  | 内部参考电压 .....                 | 27 |
| 5.3.5  | 供电电流特性 .....                 | 27 |
| 5.3.6  | 内部时钟源特性 .....                | 28 |
| 5.3.7  | PLL 特性 .....                 | 29 |
| 5.3.8  | 存储器特性 .....                  | 30 |
| 5.3.9  | EMC 特性 .....                 | 30 |
| 5.3.10 | 电气敏感性 .....                  | 30 |

|        |                   |    |
|--------|-------------------|----|
| 5.3.11 | IO 注入电流特性 .....   | 31 |
| 5.3.12 | IO 端口特性 .....     | 31 |
| 5.3.13 | TIM 定时器特性 .....   | 33 |
| 5.3.14 | 通信接口 .....        | 33 |
| 5.3.15 | ADC 特性 .....      | 37 |
| 5.3.16 | 温度传感器特性 .....     | 39 |
| 5.3.17 | VREFBUF 特性 .....  | 39 |
| 5.3.18 | OPAMP 特性 .....    | 40 |
| 5.3.19 | CMP 特性 .....      | 41 |
| 5.3.20 | CRV 特性 .....      | 42 |
| 5.3.21 | 栅极驱动器 .....       | 43 |
| 6      | 封装信息 .....        | 46 |
| 6.1    | SSOP24 封装信息 ..... | 46 |
| 7      | 订货代码 .....        | 48 |
| 8      | 版本历史 .....        | 49 |

## 表目录

|                                                                                                    |    |
|----------------------------------------------------------------------------------------------------|----|
| 表 4.1 引脚配置表中使用的图例/缩写 .....                                                                         | 15 |
| 表 4.2 引脚定义 .....                                                                                   | 16 |
| 表 4.3 复用功能 (Port A) .....                                                                          | 18 |
| 表 4.4 复用功能 (Port B) .....                                                                          | 19 |
| 表 4.5 复用功能 (Port C) .....                                                                          | 20 |
| 表 4.6 复用功能 (Port D) .....                                                                          | 21 |
| 表 5.1 电压特性 .....                                                                                   | 24 |
| 表 5.2 电流特性 .....                                                                                   | 25 |
| 表 5.3 温度特性 .....                                                                                   | 25 |
| 表 5.4 通用工作条件 .....                                                                                 | 25 |
| 表 5.5 上电和掉电时的工作条件 .....                                                                            | 26 |
| 表 5.6 内置复位和电源控制块特性 .....                                                                           | 26 |
| 表 5.7 内置的参照电压 .....                                                                                | 27 |
| 表 5.8 睡眠模式下的最大电流消耗, 代码从 FLASH 运行 .....                                                             | 27 |
| 表 5.9 运行模式下的最大电流消耗, 数据处理代码从 FLASH 运行 .....                                                         | 27 |
| 表 5.10 停止模式和待机模式下的典型和最大电流消耗 .....                                                                  | 28 |
| 表 5.11 高速内部 RC (HSI) 振荡器特性 <sup>(1)</sup> .....                                                    | 28 |
| 表 5.12 LSI 振荡器特性 <sup>(1)</sup> .....                                                              | 28 |
| 表 5.13 低功耗模式的唤醒时间 <sup>(1)</sup> .....                                                             | 29 |
| 表 5.14 PLL 特性 <sup>(1)(4)</sup> .....                                                              | 29 |
| 表 5.15 FLASH 特性 .....                                                                              | 30 |
| 表 5.16 FLASH 寿命和数据保存期限 .....                                                                       | 30 |
| 表 5.17 EMS 特性 .....                                                                                | 30 |
| 表 5.18 ESD 绝对最大值 .....                                                                             | 30 |
| 表 5.19 电气敏感性 .....                                                                                 | 31 |
| 表 5.20 IO 电流注入易感性 .....                                                                            | 31 |
| 表 5.21 IO 静态特性 .....                                                                               | 31 |
| 表 5.22 输出电压特性 .....                                                                                | 32 |
| 表 5.23 IO 交流特性 <sup>(1)(2)</sup> .....                                                             | 32 |
| 表 5.24 TIMx <sup>(1)</sup> 特性 .....                                                                | 33 |
| 表 5.25 I2C 接口特性 .....                                                                              | 33 |
| 表 5.26 SCL 频率 ( $f_{PCLK1} = 36\text{MHz}$ , $V_{DD\_I2C} = 3.3\text{V}$ ) <sup>(1)(2)</sup> ..... | 34 |
| 表 5.27 SPI 特性 .....                                                                                | 34 |
| 表 5.28 ADC 特性 .....                                                                                | 37 |
| 表 5.29 ADC 输入阻抗 .....                                                                              | 38 |
| 表 5.30 ADC 精度-限制测试条件 .....                                                                         | 38 |
| 表 5.31 温度传感器特性 .....                                                                               | 39 |
| 表 5.32 VREFBUF 特性 .....                                                                            | 39 |
| 表 5.33 OPAMP 特性 .....                                                                              | 40 |
| 表 5.34 CMP 特性 .....                                                                                | 41 |
| 表 5.35 CRV 特性 .....                                                                                | 42 |

---

|                            |    |
|----------------------------|----|
| 表 5.36 Gatedriver 特性 ..... | 43 |
| 表 6.1 机械数据 .....           | 47 |
| 表 8.1 版本历史 .....           | 49 |

## 图目录

|                                 |    |
|---------------------------------|----|
| 图 2.1 RX32S632 架构图 .....        | 10 |
| 图 4.1 RX32S632 SSOP24 引脚图 ..... | 14 |
| 图 5.1 引脚的负载情况 .....             | 22 |
| 图 5.2 引脚输入电压 .....              | 23 |
| 图 5.3 供电方案 .....                | 23 |
| 图 5.4 电流功耗测量方案 .....            | 24 |
| 图 5.5 SPI 时序图-从模式和 CPHA=0 ..... | 35 |
| 图 5.6 SPI 时序图-从模式和 CPHA=1 ..... | 35 |
| 图 5.7 SPI 时序图-主模式 .....         | 36 |
| 图 5.8 输入输出时序波形 .....            | 44 |
| 图 5.9 栅极驱动器内部结构 .....           | 44 |
| 图 5.10 典型应用电路 .....             | 45 |
| 图 6.1 轮廓图 .....                 | 46 |

## 1 简介

本数据手册提供 RX32S632 的订购信息和固有特性。

本文档应与参考手册“RX32S632\_Reference\_Manual”一起阅读。本数据手册和参考手册均可从睿兴官网 [www.rxtek-icore.com](http://www.rxtek-icore.com) 获得。

## 2 概述

RX32S632 系列采用 Arm<sup>®</sup>Cortex<sup>®</sup>-M0 32 位 RISC 内核，最高运行频率为 152Mhz。

该系列内置三相半桥栅极驱动器，具有 6 个通道，最高工作电压可达 40V。内置 LDO3.3V，内部集成了热关闭保护，内置死区功能来避免高压侧交叉导通。

该系列内置高速存储器（64KB 的 Flash、8K 的 SRAM），以及丰富的增强 I/O 引脚，连接到 2 条 APB 总线，1 条 AHB 总线。

该系列内置数学运算协同处理器，包括一个除法运算和一个开平方运算。

该系列内置 1 个 ADC（4 Msps），2 个比较器（CMP），3 个运算放大器（OPAMP），1 个内部参考电压缓冲器，1 个电机专用的 16 位高级定时器，1 个 16 位电机专用通用定时器，1 个 32 位通用定时器，1 个 16 位通用定时器，2 个 16 位基本定时器。

该系列具有丰富通信接口：

- 1 个 I2C
- 1 个 UART
- 1 个 SPI

该系列可以在-40 至+125°C的温度范围内工作，HVDD 电压范围：5V 至 28V，VDD 电压范围：2.7V 至 3.6V。

RX32S632 系列提供 24 引脚 1 个封装。

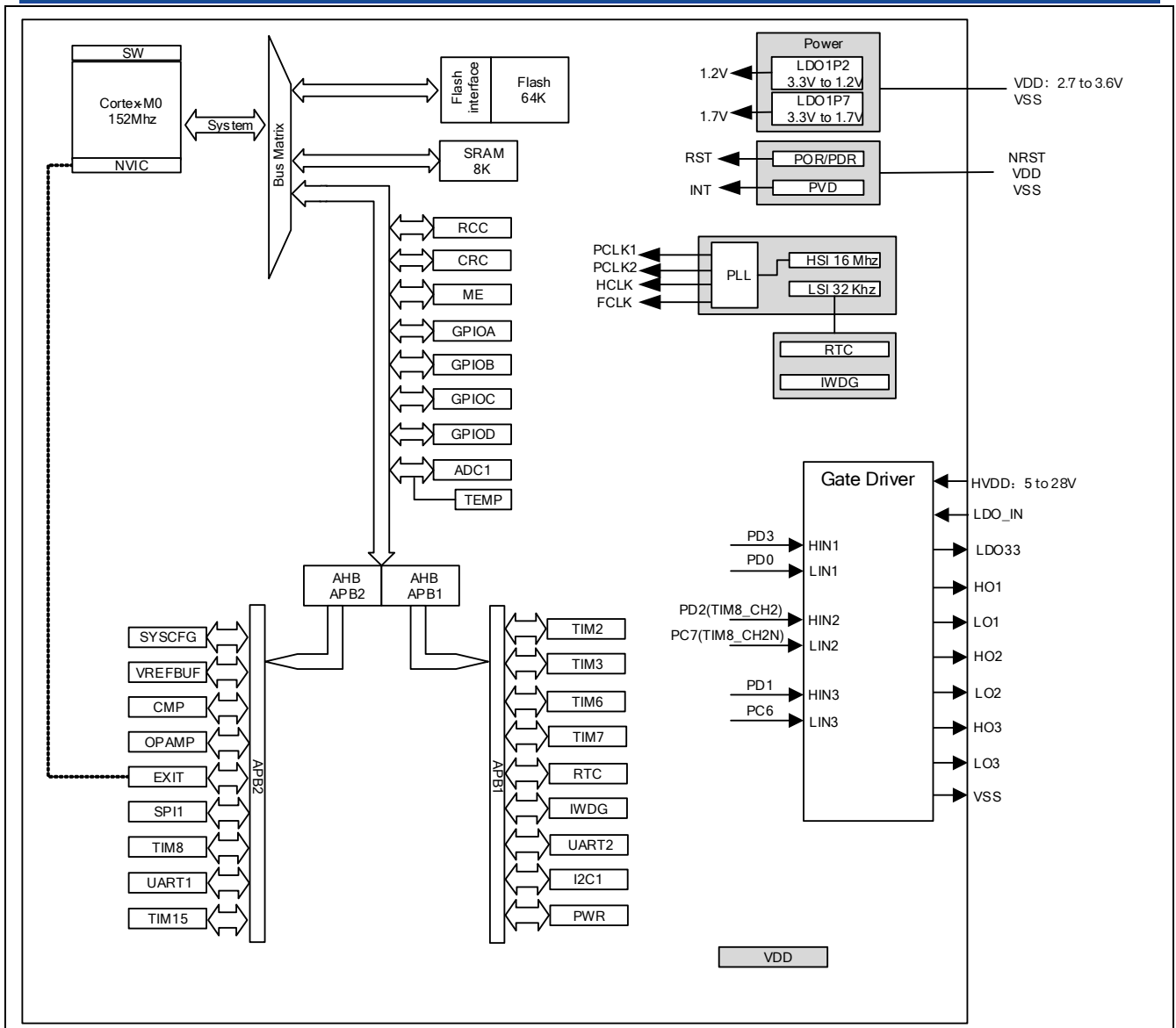


图 2.1 RX32S632 架构图

## 3 功能概述

### 3.1 数学运算协同处理器

RX32S632 提供一个数学运算协同处理器 (Math Engine)，该处理器包含 FOC 运算所需的运算加速单元：

- DIV：除法运算
- SQRT：开平方运算

### 3.2 内置 Flash

RX32S632 内置 64KB 的嵌入式闪存，可用于存储程序和数据。

### 3.3 内置 SRAM

RX32S632 内置 8KB 的 SRAM。这些 SRAM 可以以字节（8 位）、半字（16 位）或字（32 位）进行访问。这些存储器可以在没有等待周期的情况下由 CPU 寻址。

### 3.4 自举模式

启动加载程序存放在系统内存中，被用于通过 UART 对 Flash 重新编程。

### 3.5 电源管理

#### 3.5.1 供电方案

RX32S632 的 HVDD 电压范围：5V 至 28V，VDD 电压范围：2.7V 至 3.6V。

#### 3.5.2 上电复位 (POR) 和掉电复位 (PDR)

RX32S632 内部有完整的上电复位 (POR) 和掉电复位 (PDR) 电路。当 VDD 供电电压到达 2.7V 时系统即能正常工作。

当 VDD 低于指定的限位电压  $V_{POR}/V_{PDR}$  时，系统保持为复位状态，而无需外部复位电路。关于上电复位和掉电复位的细节请参考数据手册的电气特性部分。

#### 3.5.3 低功耗模式

RX32S632 支持三种低功耗模式，用户可以在以下模式中进行选择：

- 睡眠模式：CPU 时钟被关闭。所有外设（包括 Cortex®-R 外设，如 NVIC、SysTick 等）继续运行，并且 CPU 可以被中断或者事件唤醒。
- 停止 0 和停止 1 模式：保留 SRAM 和寄存器内容。关闭除 LSI 以外所有时钟。该系列可以被任一外部中断线从停止模式中唤醒。

在停止 0 模式下，内部 LDO1P7 和 LDO1P2 配置为正常模式，这允许最快的唤醒时间但功耗更高。活动的外设和唤醒源与停止 1 模式相同。

- 待机模式：待机模式用于实现最低的功耗，关闭 LDO1P7 和 LDO1P2，关闭除 LSI 以外所有钟。该系列可以被 IWDG 复位、RTC 唤醒以及 WKUP 唤醒引脚的上升沿和下降沿从待机模式中唤醒。此外，可以通过以下方式降低运行模式的功耗：

- 降低系统时钟速度
- 当 APB 和 AHB 外设未使用时对它们进行时钟门控。

### 3.6 通用输入/输出(GPIOs)

每个 GPIO 引脚都可以被软件配置为输出（推挽或开漏）、输入（上拉、下拉或浮空）或外设复用功能。大多数 GPIO 引脚既可以作数字复用，也可以作模拟复用功能。

### 3.7 模数转换器(ADC)

该系列内置 1 个模数转换器，具有以下特点：

- 12 位分辨率，内置校准。
- 采样率 4 Msps
- 采样通道可分为 4M、2M、1M 通道
- 内置 TPS 采样通道
- 3 个 OPAMP 内部输出采样通道
- 内置虚拟中心点采样通道
- 内置 VBG 采样通道
- 内置 VREFBUF 采样通道

### 3.8 比较器 (CMP)

- 2 个轨对轨比较器
- 轨对轨输入/输出
- 具有迟滞功能
- 可选遮蔽源

### 3.9 运算放大器 (OPAMP)

- PGA 模式（4~16 倍）
- 电压跟随器模式
- 独立模式（仅 OPAMP3）
- PGA 模式内部偏置电压可选（VSS/0.5V/0.5×VREFBUF）
- 输出可内部连接至 ADC 和比较器

### 3.10 栅极驱动器

该系列内置 1 个 P/N 型半桥栅极驱动器，具有以下特点：

- P/N MOS 三相半桥输出
- 最高工作电压可达 40 V
- 内置 LDO 3.3V
- 输出电流能力 IO+/- = +50mA/ -300mA
- 内置过温保护
- 内置欠压锁定
  - 欠压锁定正向阈值 4.5V
  - 欠压锁定负向阈值 4.3V
- 高低侧延时匹配
- 内置防直通逻辑保护功能
- 内置死区：DT=130ns

表 3.1 栅极驱动器真值表

| HIN | LIN | HO | LO |
|-----|-----|----|----|
| H   | L   | L  | L  |
| H   | H   | H  | L  |
| L   | H   | H  | H  |
| L   | L   | H  | L  |

## 4 引脚和引脚分布

### 4.1 SSOP24 引脚分布

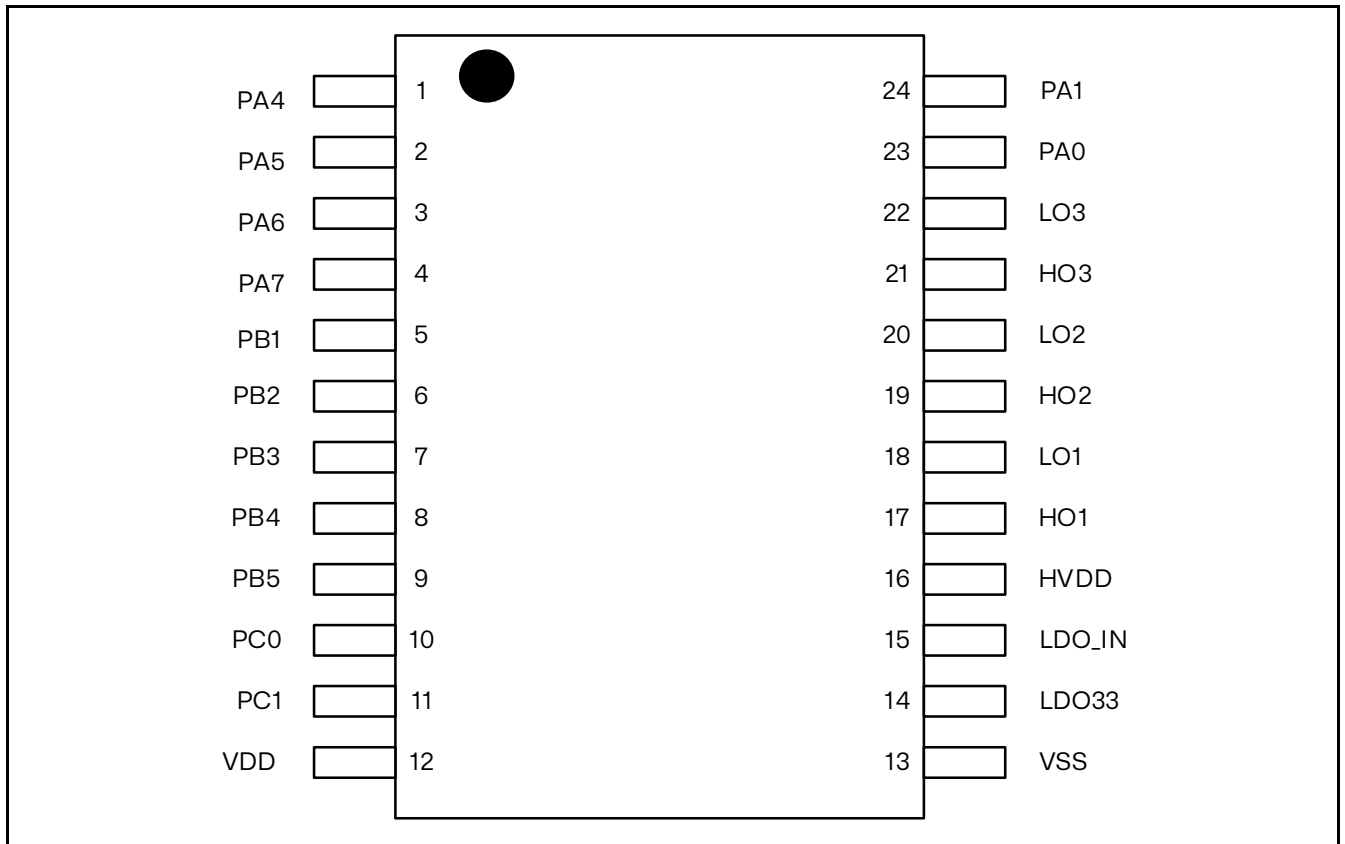


图 4.1 RX32S632 SSOP24 引脚图

## 4.2 引脚定义

表 4.1 引脚配置表中使用的图例/缩写

| 名称     | 缩写                                           | 定义                     |
|--------|----------------------------------------------|------------------------|
| 引脚名称   | 除非在引脚名称下方的括号中另有说明，否则引脚在复位期间和复位后的功能与实际的引脚名称相同 |                        |
| 引脚类型   | S                                            | 电源引脚                   |
|        | I                                            | 仅输入引脚                  |
|        | O                                            | 仅输出引脚                  |
|        | I/O                                          | 输入/输出引脚                |
| I/O 结构 | FT                                           | 5V 容忍 I/O              |
|        | WKUP                                         | 专用唤醒引脚                 |
|        | NRST                                         | 具有内置弱上拉电阻的双向复位引脚       |
|        | 对于 FT 的 I/O 选项                               |                        |
|        | _A <sup>(1)</sup>                            | I/O，具备由 VDDA 提供的模拟开关功能 |
|        | _F <sup>(2)</sup>                            | I/O，支持滤波器功能            |
| 注意     | 除非另有注释说明，所有 I/O 在复位期间及复位后均设置为浮空输入            |                        |
| 引脚功能   | 复用功能                                         | 通过 GPIOx_AFRL 寄存器选择功能  |
|        | 附加功能                                         | 通过外设寄存器直接选择/使能功能       |

1. 表 4.2 中的相关 I/O 结构有：FT\_A、FT\_AF。

2. 表 4.2 中的相关 I/O 结构有：FT\_AF。

表 4.2 引脚定义

| 引脚数<br>SSOP24 | 引脚名<br>(复位后功能) | 引脚类型 | I/O 结构 | Note | 复用功能                                                      | 其他功能                                |
|---------------|----------------|------|--------|------|-----------------------------------------------------------|-------------------------------------|
| 1             | PA4            | I/O  | FT_A   | -    | CMP1_O<br>CMP2_O                                          | OPAMP1_P1                           |
| 2             | PA5            | I/O  | FT_A   | -    | -                                                         | OPAMP2_N2<br>OPAMP1_N1              |
| 3             | PA6            | I/O  | FT_A   | -    | -                                                         | ADC1_IN12<br>OPAMP2_P1              |
| 4             | PA7            | I/O  | FT_A   | -    | -                                                         | ADC1_IN11<br>OPAMP1_N2<br>OPAMP2_N1 |
| 5             | PB1            | I/O  | FT_A   | -    | TIM8_CH5<br>UART1_TX<br>TIM2_CH2<br>SPI1_SCK              | ADC1_IN10<br>OPAMP3_O               |
| 6             | PB2            | I/O  | FT_A   | -    | TIM8_CH6<br>TIM3_ETR<br>UART1_RX<br>TIM2_CH3<br>SPI1_MOSI | OPAMP3_N1<br>CMP2_N1                |
| 7             | PB3            | I/O  | FT_A   | -    | MCO<br>TIM2_CH4                                           | ADC1_IN9<br>OPAMP3_P2<br>CMP2_P1    |
| 8             | PB4            | I/O  | FT_A   | -    | TIM2_CH3                                                  | ADC1_IN8<br>CMP1_P3                 |
| 9             | PB5            | I/O  | FT_A   | -    | TIM15_CH1                                                 | ADC1_IN7<br>CMP1_N3                 |
| 10            | PC0            | I/O  | FT_A   | -    | TIM2_CH1                                                  | ADC1_IN4<br>CMP1_P1                 |
| 11            | PC1            | I/O  | FT_A   | -    | -                                                         | ADC1_IN3<br>CMP1_N1                 |
| 12            | VDD            | S    | -      | -    | -                                                         | -                                   |
| 13            | VSS            | S    | -      | -    | -                                                         | -                                   |
| 14            | LDO33          | S    | -      | -    | -                                                         | -                                   |
| 15            | LDO_IN         | S    | -      | -    | -                                                         | -                                   |
| 16            | HVDD           | S    | -      | -    | -                                                         | -                                   |
| 17            | HO1            | O    | -      | -    | -                                                         | -                                   |
| 18            | LO1            | O    | -      | -    | -                                                         | -                                   |
| 19            | HO2            | O    | -      | -    | -                                                         | -                                   |
| 20            | LO2            | O    | -      | -    | -                                                         | -                                   |
| 21            | HO3            | O    | -      | -    | -                                                         | -                                   |
| 22            | LO3            | O    | -      | -    | -                                                         | -                                   |

| 引脚数    | 引脚名     | 引脚类型 | I/O 结构 | Note | 复用功能                                                  | 其他功能 |
|--------|---------|------|--------|------|-------------------------------------------------------|------|
| SSOP24 | (复位后功能) |      |        |      |                                                       |      |
| 23     | PA0     | I/O  | FT_A   | -    | SWDIO<br>TIM3_CH3<br>I2C1_SDA<br>UART1_RX             | -    |
| 24     | PA1     | I/O  | FT_AF  | -    | SWCLK<br>TIM3_CH4<br>I2C1_SCL<br>UART1_TX<br>SPI1_NSS | -    |

## 4.3 复用功能

表 4.3 复用功能 (Port A)

| Port   |     | AF0   | AF1      | AF2      | AF3    | AF4 | AF5      | AF6      | AF7 | Analog                                |
|--------|-----|-------|----------|----------|--------|-----|----------|----------|-----|---------------------------------------|
| Port A | PA0 | SWDIO | TIM3_CH3 | I2C1_SDA |        |     | UART1_RX |          |     |                                       |
|        | PA1 | SWCLK | TIM3_CH4 | I2C1_SCL |        |     | UART1_TX | SPI1_NSS |     |                                       |
|        | PA4 |       |          | CMP1_O   | CMP2_O |     |          |          |     | OPAMP1_P1                             |
|        | PA5 |       |          |          |        |     |          |          |     | OPAMP2_N2、<br>OPAMP1_N1               |
|        | PA6 |       |          |          |        |     |          |          |     | ADC1_IN12、<br>OPAMP2_P1               |
|        | PA7 |       |          |          |        |     |          |          |     | ADC1_IN11、<br>OPAMP1_N2、<br>OPAMP2_N1 |

表 4.4 复用功能 (Port B)

| Port   |     | AF0 | AF1      | AF2      | AF3 | AF4      | AF5       | AF6       | AF7 | Analog                             |
|--------|-----|-----|----------|----------|-----|----------|-----------|-----------|-----|------------------------------------|
| Port B | PB1 |     | TIM8_CH5 |          |     | UART1_TX | TIM2_CH2  | SPI1_SCK  |     | ADC1_IN10、<br>OPAMP3_O             |
|        | PB2 |     | TIM8_CH6 | TIM3_ETR |     | UART1_RX | TIM2_CH3  | SPI1_MOSI |     | OPAMP3_N1、<br>CMP2_N1              |
|        | PB3 | MCO |          | TIM2_CH4 |     |          |           |           |     | ADC1_IN9、<br>OPAMP3_P2、<br>CMP2_P1 |
|        | PB4 |     |          | TIM2_CH3 |     |          |           |           |     | ADC1_IN8、CMP1_P3                   |
|        | PB5 |     |          |          |     |          | TIM15_CH1 |           |     | ADC1_IN7、CMP1_N3                   |

表 4.5 复用功能 (Port C)

| Port   | AF0                | AF1       | AF2      | AF3       | AF4 | AF5       | AF6 | AF7 | Analog           |
|--------|--------------------|-----------|----------|-----------|-----|-----------|-----|-----|------------------|
| Port C | PC0                |           | TIM2_CH1 |           |     |           |     |     | ADC1_IN4、CMP1_P1 |
|        | PC1                |           |          |           |     |           |     |     | ADC1_IN3、CMP1_N1 |
|        | PC6 <sup>(1)</sup> | TIM8_CH3N |          | TIM8_CH2N |     | TIM8_CH1N |     |     |                  |
|        | PC7 <sup>(1)</sup> | TIM8_CH3  |          |           |     | TIM8_CH2N |     |     |                  |

1. 该引脚已合封至栅极驱动器 (Gate Driver)，建议复用为 Timer 使用，否则没有实际意义。

表 4.6 复用功能 (Port D)

| Port   |                    | AF0 | AF1       | AF2 | AF3       | AF4 | AF5       | AF6 | AF7 | Analog |
|--------|--------------------|-----|-----------|-----|-----------|-----|-----------|-----|-----|--------|
| Port D | PD0 <sup>(1)</sup> |     | TIM8_CH2N |     | TIM8_CH3N |     | TIM8_CH1N |     |     |        |
|        | PD1 <sup>(1)</sup> |     | TIM8_CH2  |     | TIM8_CH1  |     | TIM8_CH3  |     |     |        |
|        | PD2 <sup>(1)</sup> |     | TIM8_CH1N |     |           |     | TIM8_CH2  |     |     |        |
|        | PD3 <sup>(1)</sup> |     | TIM8_CH1  |     | TIM8_CH2  |     | TIM8_CH3  |     |     |        |

1. 该引脚已合封至栅极驱动器 (Gate Driver)，建议复用为 Timer 使用，否则没有实际意义。

## 5 电气特性

### 5.1 测试条件

除非特别说明，所有电压均参考 VSS。

#### 5.1.1 最小值和最大值

除非特别说明，在生产线上通过对 100% 的产品在环境温度  $T_A = 25^\circ\text{C}$  下执行的测试，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均 $\pm 3\sigma$ )得到。

#### 5.1.2 典型值

除非特别说明，典型数据以  $T_A = 25^\circ\text{C}$ ， $V_{DD} = 3.3\text{V}$  为基础。这些数据仅用于设计指导而未经测试。

典型的 ADC 精度数值是通过对一个标准的批次采样，在所有温度范围下测试得到，95% 产品的误差小于等于给出的数值(平均 $\pm 2\sigma$ )。

#### 5.1.3 典型曲线

除非特别说明，典型曲线仅用于设计指导而未经测试。

#### 5.1.4 负载电容

用于引脚参数测量的负载情况如图 5.1 所示。

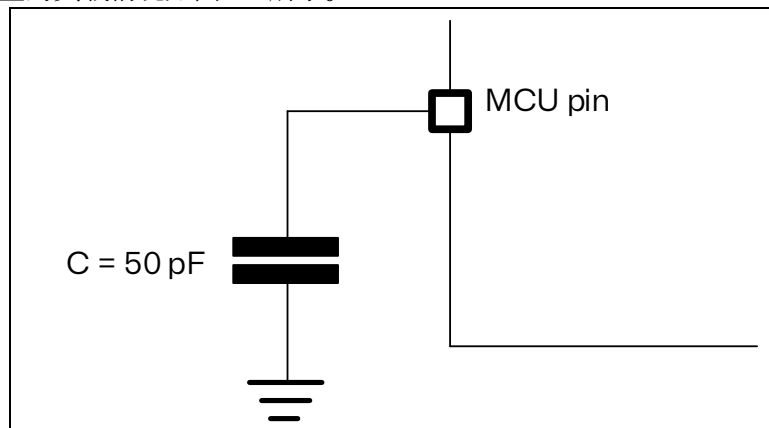


图 5.1 引脚的负载情况

#### 5.1.5 引脚输入电压

图 5.2 描述了该器件的一个引脚上的输入电压测量。

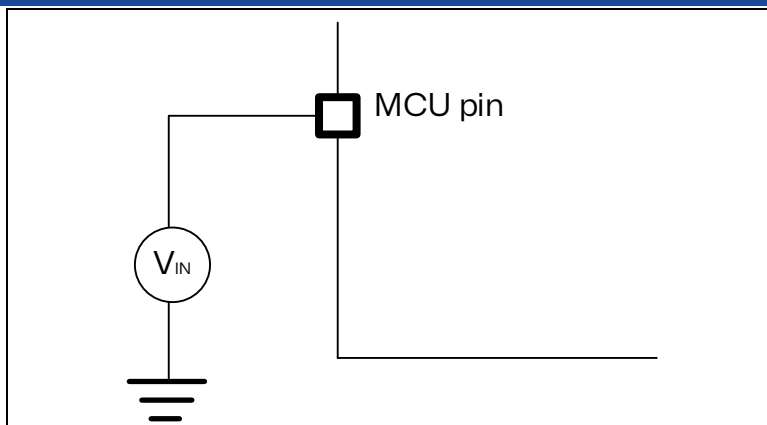


图 5.2 引脚输入电压

### 5.1.6 供电方案

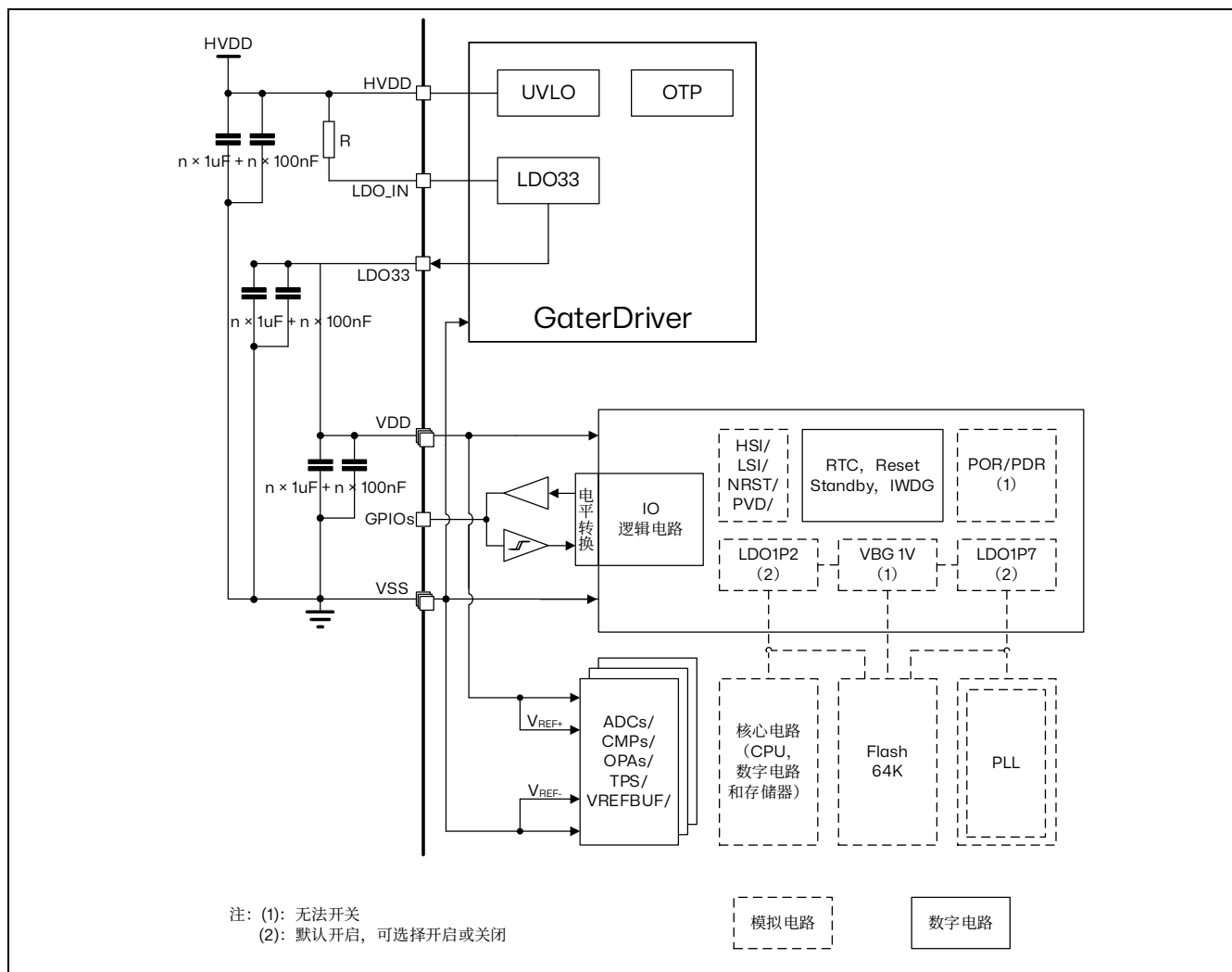


图 5.3 供电方案

注意：每个电源对（VDD/VSS）必须采用如上所示的滤波陶瓷电容器去耦。这些电容器必须尽可能靠近对应引脚的 PCB 底部，以确保芯片的良好功能。

### 5.1.7 电流消耗测量

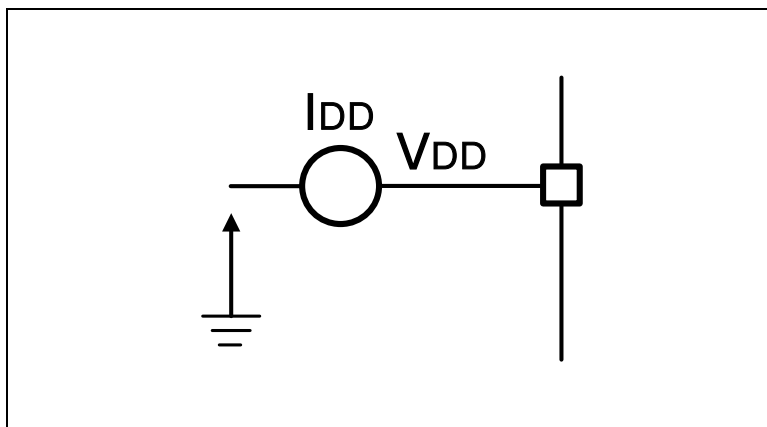


图 5.4 电流功耗测量方案

## 5.2 绝对最大额定值

加载在器件上的载荷如果超过本节“绝对最大额定值”中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 5.1 电压特性

| 符号                             | 描述                           | 最小值      | 典型值 | 最大值  | 单位 |
|--------------------------------|------------------------------|----------|-----|------|----|
| VDD - VSS                      | 内核主供电电压 (VDD) <sup>(1)</sup> | -0.3     | -   | 4    | V  |
| V <sub>IN</sub> <sup>(2)</sup> | 在其它引脚上的输入电压                  | VSS -0.3 | -   | 7    |    |
| HVDD                           | 栅极驱动器电源电压                    | -0.3     | -   | 40   |    |
| P <sub>D</sub>                 | 栅极驱动器封装功率 (TA ≤ 25°C)        | -        | -   | 1.4  | W  |
| I <sub>LDO33</sub>             | 栅极驱动器 LDO 输出电流               | -0.3     | -   | 50   | mA |
| LDO33                          | 栅极驱动器 LDO 输出电压               | -        | 3.3 | -    | V  |
| HO <sub>1,2,3</sub>            | 栅极驱动器上桥臂输出                   | HVDD-15  | -   | HVDD |    |
| LO <sub>1,2,3</sub>            | 栅级驱动器下桥臂输出                   | -0.3     | -   | 15   |    |
| V <sub>ESD(HBM)</sub>          | ESD 静电放电电压 (人体模型)            | -        | -   | 3000 |    |

1. 所有的电源 (VDD) 和地 (VSS) 引脚必须始终连接到允许范围内的外部供电系统上。

2. 必须保证 V<sub>IN</sub> 不超过其最大值。最大允许注入电流值参考电流特性。

表 5.2 电流特性

| 符号                    | 描述                                    | 条件       | 最大值  | 单位 |
|-----------------------|---------------------------------------|----------|------|----|
| $I_{VDD}$             | 经过 VDD 电源线的总电流（供电电流） <sup>(1)</sup>   | VDD=3.3V | 150  | mA |
| $I_{VSS}$             | 经过 VSS 地线的总电流（流出电流） <sup>(1)</sup>    | VDD=3.3V | 150  |    |
| $I_{IO}$              | 任意 I/O 和控制引脚上的输出灌电流                   | VDD=3.3V | 20   |    |
|                       | 任意 I/O 和控制引脚上的输出拉电流                   | VDD=3.3V | 20   |    |
| $\Sigma I_{IO(PIN)}$  | 所有 I/O 和控制引脚吸收的总输出电流                  | VDD=3.3V | 100  |    |
|                       | 所有 I/O 和控制引脚产生的总输出电流                  | VDD=3.3V | 100  |    |
| $I_{INJ(PIN)}^{(2)}$  | 任意 I/O 上注入电流 <sup>(3)</sup>           | VDD=3.3V | -5/0 |    |
| $\Sigma I_{INJ(PIN)}$ | 总注入电流（所有 I/O 和控制引脚的总和） <sup>(4)</sup> | VDD=3.3V | ±25  |    |

- 所有的电源（VDD）和地（VSS）引脚必须始终连接到允许范围内的外部供电系统上。
- 反向注入电流会干扰器件的模拟性能。
- 当  $V_{IN}$  大于 VDD，则发生正向注入；当  $V_{IN}$  小于 VSS，则发生负向注入。必须避免超过  $I_{INJ(PIN)}$  的限制。请参考电压特性以了解允许的最大输入电压值。
- 当多个输入输出端口接受电流注入时，最大  $\Sigma I_{INJ(PIN)}$  是注入的正电流和负电流（瞬时值）的绝对值之和。

表 5.3 温度特性

| 符号        | 描述     | 数值         | 单位 |
|-----------|--------|------------|----|
| $T_{STG}$ | 储存温度范围 | -40 to 150 | °C |
| $T_J$     | 最大结温度  | 150        |    |

## 5.3 工作条件

### 5.3.1 通用工作条件

表 5.4 通用工作条件

| 符号          | 参数           | 条件 | 最小值 | 最大值 | 单位  |
|-------------|--------------|----|-----|-----|-----|
| $f_{HCLK}$  | 内部 AHB 时钟频率  | -  | -   | 152 | MHz |
| $f_{PCLK1}$ | 内部 APB1 时钟频率 | -  | -   | 152 |     |
| $f_{PCLK2}$ | 内部 APB2 时钟频率 | -  | -   | 152 |     |
| VDD         | 内核标准工作电压     | -  | 2.7 | 3.6 | V   |
| HVDD        | 栅极驱动器作电压     | -  | 5   | 28  |     |
| $T_A^{(1)}$ | 环境温度         | -  | -40 | 125 | °C  |
| $T_J^{(1)}$ | 结温度范围        | -  | -40 | 135 |     |

- 如果  $T_A$  较低，只要  $T_J$  不超过  $T_{Jmax}$ ，允许更高的  $P_D$  数值

### 5.3.2 上电和断电时操作条件

下表中给出的参数是在一般的工作条件下测试得出。

表 5.5 上电和掉电时的工作条件

| 符号        | 参数       | 条件 (1)   | 最小值 | 最大值      | 单位              |
|-----------|----------|----------|-----|----------|-----------------|
| $t_{VDD}$ | VDD 上升速率 | VDD=3.3V | 5   | $\infty$ | $\mu\text{s/V}$ |
|           | VDD 下降速率 |          | 20  | $\infty$ |                 |

### 5.3.3 内置复位和电源控制模块特性

下表中给出的参数是依据表 5.4 列出的环境温度下和 VDD 供电电压下测试得出。

表 5.6 内置复位和电源控制块特性

| 符号              | 描述             | 条件                  | 最小值                   | 典型值  | 最大值  | 单位            |
|-----------------|----------------|---------------------|-----------------------|------|------|---------------|
| VDD             | 工作电压           | -                   | 2                     | 3.3  | 3.63 | V             |
| $V_{PVD}$       | 可编程的电压检测器的电平选择 | PLS[2:0] = 000(上升沿) | 2.18                  | 2.2  | 2.22 |               |
|                 |                | PLS[2:0] = 001(上升沿) | 2.28                  | 2.3  | 2.32 |               |
|                 |                | PLS[2:0] = 010(上升沿) | 2.38                  | 2.4  | 2.42 |               |
|                 |                | PLS[2:0] = 011(上升沿) | 2.48                  | 2.5  | 2.52 |               |
|                 |                | PLS[2:0] = 100(上升沿) | 2.58                  | 2.6  | 2.62 |               |
|                 |                | PLS[2:0] = 101(上升沿) | 2.68                  | 2.7  | 2.72 |               |
|                 |                | PLS[2:0] = 110(上升沿) | 2.78                  | 2.8  | 2.82 |               |
|                 |                | PLS[2:0] = 111(上升沿) | 2.88                  | 2.9  | 2.92 |               |
|                 |                | PLS[2:0] = 000(下降沿) | 2.08                  | 2.1  | 2.11 |               |
|                 |                | PLS[2:0] = 001(下降沿) | 2.18                  | 2.2  | 2.22 |               |
|                 |                | PLS[2:0] = 010(下降沿) | 2.28                  | 2.3  | 2.32 |               |
|                 |                | PLS[2:0] = 011(下降沿) | 2.38                  | 2.4  | 2.42 |               |
|                 |                | PLS[2:0] = 100(下降沿) | 2.48                  | 2.5  | 2.52 |               |
|                 |                | PLS[2:0] = 101(下降沿) | 2.58                  | 2.6  | 2.62 |               |
|                 |                | PLS[2:0] = 110(下降沿) | 2.67                  | 2.7  | 2.72 |               |
|                 |                | PLS[2:0] = 111(下降沿) | 2.78                  | 2.8  | 2.82 |               |
| $V_{hyst}$      | PVD/PDR 迟滞     | -                   | -                     | 100  | -    | mV            |
| $V_{PDR}$       | 掉电复位阈值         | -                   | -                     | 1.9  | -    | V             |
| $V_{POR}$       | 上电复位阈值         | -                   | -                     | 2.0  | -    |               |
| $T_{POR}^{(2)}$ | 复位持续时间         | 0V 至 3.3V           | 上电速率 15 $\mu\text{s}$ | -    | 0.5  | ms            |
|                 |                |                     | 上电速率 5ms              | -    | 3.9  |               |
|                 |                |                     | 上电速率 1s               | -    | 600  |               |
| $I_{DD(POR)}$   | POR 功耗         | -                   | -                     | 1.24 | -    | $\mu\text{A}$ |
| $I_{DD(PVD)}$   | PVD 功耗         | -                   | -                     | 0.8  | -    |               |

### 5.3.4 内部参考电压

下表中给出的参数是依据表 5.4 列出的环境温度下和 VDD 供电电压下测试得出。

表 5.7 内置的参照电压

| 符号                     | 参数                   | 条件                                                               | 最小值  | 典型值 | 最大值  | 单位                      |
|------------------------|----------------------|------------------------------------------------------------------|------|-----|------|-------------------------|
| VBG                    | 内部参考电压               | $-40^{\circ}\text{C} < T_A < 125^{\circ}\text{C}$<br>VDD = 3.3V  | 0.98 | 1   | 1.02 | V                       |
| $T_{S\_vrefint}^{(1)}$ | 当读出内部参考电压时，ADC 的采样时间 | -                                                                | -    | 0.5 | -    | $\mu\text{s}$           |
| $VBG\_error^{(2)}$     | 温度范围内的内部参考电压分布       | $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$<br>VDD = 3.3V | -10  | -   | 10   | mV                      |
| $T_{COEFF}^{(2)}$      | 温度系数                 | $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$<br>VDD = 3.3V | -    | 30  | 50   | ppm/ $^{\circ}\text{C}$ |

1. 最短的采样时间是通过应用中的多次循环得到。
2. 由设计保证。

### 5.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

电流消耗的测量方法说明如图 5.4 所示。

表 5.8 睡眠模式下的最大电流消耗，代码从 FLASH 运行

| 符号             | 参数        | 条件                      | $f_{HCLK}$ | 最大值 <sup>(1)</sup>        | 单位            |
|----------------|-----------|-------------------------|------------|---------------------------|---------------|
|                |           |                         |            | $T_A=125^{\circ}\text{C}$ |               |
| $I_{DD}^{(1)}$ | 睡眠模式下供电电流 | IO 全部设置为模拟，下拉（不包含栅极驱动器） | 16Mhz      | 3486                      | $\mu\text{A}$ |

1. 由综合评估保证。

表 5.9 运行模式下的最大电流消耗，数据处理代码从 FLASH 运行

| 符号             | 参数        | 条件                                      | $f_{HCLK}$ | 最大值 <sup>(1)</sup>        | 单位 |
|----------------|-----------|-----------------------------------------|------------|---------------------------|----|
|                |           |                                         |            | $T_A=125^{\circ}\text{C}$ |    |
| $I_{DD}^{(1)}$ | 运行模式下供电电流 | APB1, APB2, AHB 外设时钟全开，所有外设失能（不包含栅极驱动器） | 152Mhz     | 17                        | mA |

1. 基于综合评估，并在生产中测试。

表 5.10 停止模式和待机模式下的典型和最大电流消耗

| 符号              | 参数         | 条件                                         |  | 典型值 <sup>(1)</sup> | 最大值                   | 单位 |
|-----------------|------------|--------------------------------------------|--|--------------------|-----------------------|----|
|                 |            |                                            |  |                    | T <sub>A</sub> =125°C |    |
| I <sub>DD</sub> | 待机模式下的供电电流 | 系统时钟为 HSI 16MHz, IO 全部设置为模拟, 下拉 (不包含栅极驱动器) |  | 229                | -                     | μA |
|                 | 待机模式下的供电电流 | 系统时钟为 HSI 16MHz, IO 全部设置为模拟, 下拉 (不包含栅极驱动器) |  | 192                | -                     |    |
|                 | 待机模式下的供电电流 | 系统时钟为 HSI 16MHz, IO 全部设置为模拟, 下拉 (不包含栅极驱动器) |  | 4                  | -                     |    |

 1. 在  $T_A = 25^{\circ}\text{C}$  时测量典型值。

### 5.3.6 内部时钟源特性

 表 5.11 高速内部 RC (HSI) 振荡器特性 <sup>(1)</sup>

| 符号                                    | 描述                  | 条件                     |                                  | 最小值  | 典型值 | 最大值 | 单位  |
|---------------------------------------|---------------------|------------------------|----------------------------------|------|-----|-----|-----|
| f <sub>HSI</sub>                      | 频率                  | VDD=3.3V               |                                  | -    | 16  | -   | MHz |
| TRIM                                  | 用户微调 <sup>(2)</sup> | -                      |                                  | -    | 0.4 | -   | %   |
| ACC <sub>HSI</sub>                    | HSI 振荡器的精度          | 工厂校准 <sup>(3)(4)</sup> | 0 °C < T <sub>A</sub> < 85 °C    | -1.5 | -   | 1.5 |     |
|                                       |                     |                        | -40 °C < T <sub>A</sub> < 125 °C | -2   | -   | 2   |     |
| Duty <sub>(HSI)</sub>                 | 占空比                 | -                      |                                  | 45   | 50  | 55  | μs  |
| t <sub>su(HSI)</sub> <sup>(2)</sup>   | HSI 振荡器启动时间         | -                      |                                  | -    | 5   | 10  |     |
| t <sub>stab(HSI)</sub> <sup>(2)</sup> | HSI 振荡器稳定时间         | -                      |                                  | -    | -   | 5   |     |
| I <sub>DD(HSI)</sub> <sup>(2)</sup>   | HSI 振荡器功耗           | -                      |                                  | -    | -   | 200 | μA  |

 1.  $VDD = 3.3\text{V}$ ,  $T_A = -40 \sim 125^{\circ}\text{C}$ , 除非特别说明。

2. 由设计保证。

3. 由综合评估保证。

4. HSI 振荡器的实际频率可能会受到回流的影响, 但不会偏离指定的范围。

 表 5.12 LSI 振荡器特性 <sup>(1)</sup>

| 符号                                  | 描述          | 条件                                                                       | 最小值  | 典型值 | 最大值  | 单位            |
|-------------------------------------|-------------|--------------------------------------------------------------------------|------|-----|------|---------------|
| $f_{\text{LSI}}$                    | 输出频率        | $VDD=3.3\text{V}, T_A = 30^{\circ}\text{C}$                              | 31.5 | 32  | 32.5 | kHz           |
|                                     |             | $VDD=2.7\sim 3.6\text{V}$<br>$T_A = -40 \text{ to } 125^{\circ}\text{C}$ | 25   | 32  | 39   |               |
| $\text{Duty}_{(\text{LSI})}$        | 占空比         | -                                                                        | 45   | 50  | 55   | %             |
| $t_{\text{su}(\text{LSI})}^{(2)}$   | LSI 振荡器启动时间 | -                                                                        | -    | -   | 130  | $\mu\text{s}$ |
| $t_{\text{stab}(\text{LSI})}^{(2)}$ | LSI 振荡器稳定时间 | -                                                                        | 360  | 730 | 950  |               |
| $I_{\text{DD}(\text{LSI})}^{(3)}$   | LSI 振荡器功耗   | -                                                                        | -    | -   | 2    | $\mu\text{A}$ |

 1.  $VDD = 3.3\text{V}$ ,  $T_A = -40 \sim 125^{\circ}\text{C}$ , 除非特别说明。

2. 由设计保证。

3. 由综合评估保证。

### 从低功耗模式唤醒时间

下表的唤醒时间是在使用 HSI 作为时钟源的情况下进行测量的。实际应用中，芯片被唤醒后的时钟源与当前运行模式有关：

停止或待机模式：时钟源是 HSI。

睡眠模式：时钟源保持与进入睡眠模式前一致

表 5.13 低功耗模式的唤醒时间 <sup>(1)</sup>

| 符号                  | 描述      | 典型值 <sup>(3)</sup> | 单位      |
|---------------------|---------|--------------------|---------|
| $t_{WUSLEEP}^{(1)}$ | 从睡眠模式唤醒 | 688                | ns      |
| $t_{WUST}^{(1)}$    | 从停机模式唤醒 | 停机模式 0             | $\mu s$ |
|                     |         | 停机模式 1             |         |
| $t_{WUSTDBY}^{(1)}$ | 从待机模式唤醒 | 1047               |         |

1. 系统时钟为 HSI 16MHz
2. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。
3. 由综合评估得出

### 5.3.7 PLL 特性

表 5.14 PLL 特性 <sup>(1)(4)</sup>

| 符号                    | 描述                      | 最小值 <sup>(1)</sup> | 典型值        | 最大值 <sup>(1)</sup> | 单位      |
|-----------------------|-------------------------|--------------------|------------|--------------------|---------|
| $f_{PLL\_IN}$         | PLL 输入时钟 <sup>(3)</sup> | -                  | 16         | -                  | MHz     |
|                       | PLL 输出时钟占空比             | 45                 | 50         | 55                 | %       |
| $f_{PLL\_OUT}$        | 输出参考时钟<br>HSI=16MHz     | 160<br>(16*10)     | -          | 304<br>(16*19)     | MHz     |
| $t_{lock(PLL)}^{(2)}$ | PLL 锁定时间                | -                  | -          | 40                 | $\mu s$ |
| $t_{su(PLL)}^{(2)}$   | PLL 启动时间                | -                  | -          | 90                 |         |
| $t_{stab(PLL)}^{(2)}$ | PLL 稳定时间                | -                  | -          | 50                 |         |
| Jitter                | 循环抖动                    | -                  | $\pm 28.6$ | -                  | ps      |
|                       | 周期抖动 <sup>(2)</sup>     | -                  | $\pm 21.4$ | -                  |         |
| $I_{DD(PLL)}^{(2)}$   | PLL 功耗@304MHz           | 0.98               | 1.08       | 1.13               | mA      |

1. VDD = 3.3 V,  $T_A = -40 \sim 125^\circ C$ , 除非特别说明。
2. 由设计保证。
3. 由综合评估保证。
4. 使用适当的乘数因子，使 PLL 输入时钟值与  $f_{PLL\_IN}$  所定义的范围兼容。

### 5.3.8 存储器特性

表 5.15 FLASH 特性

| 符号                 | 描述       | 条件 | 最小值 | 典型值 | 最大值 <sup>(1)</sup> | 单位            |
|--------------------|----------|----|-----|-----|--------------------|---------------|
| $t_{\text{prog}}$  | 一个字节编程时间 | -  | -   | -   | 10                 | $\mu\text{s}$ |
| $t_{\text{ERASE}}$ | 扇区擦除时间   | -  | -   | -   | 4                  | ms            |
|                    | 芯片擦除时间   | -  | -   | -   | 10                 |               |
| $t_{\text{Read}}$  | 读取时间     | -  | -   | -   | 22                 | ns            |

1. 由设计保证。

表 5.16 FLASH 寿命和数据保存期限

| 符号               | 描述       | 条件                                  | 最小值 <sup>(1)</sup> | 单位 |
|------------------|----------|-------------------------------------|--------------------|----|
| $N_{\text{END}}$ | 寿命（擦写次数） | $T_j = 125\text{ }^{\circ}\text{C}$ | 100                | 千次 |
| $t_{\text{RET}}$ | 数据保存期限   | $T_j = 125\text{ }^{\circ}\text{C}$ | 10                 | 年  |

1. 由综合评估保证。

### 5.3.9 EMC 特性

表 5.17 EMS 特性

| 符号                | 描述                                                                     | 条件                                                                                                                                | 最大绝对值 | 单位 |
|-------------------|------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------|-------|----|
| $V_{\text{FESD}}$ | 施加到任意 I/O 脚，从而导致功能错误的电压极限。                                             | $V_{\text{DD}} = 3.3\text{V}$ , $T_A = +25\text{ }^{\circ}\text{C}$<br>$f_{\text{HCLK}} = 152\text{ MHz}$ , 符合 IEC61000-4-2       | -     | V  |
| $V_{\text{EFTB}}$ | 在 $V_{\text{DD}}$ 和 $V_{\text{SS}}$ 上通过 100pF 的电容施加的、导致功能错误的瞬变脉冲群电压极限。 | $V_{\text{DD}} = 3.3\text{V}$ （并联一颗 1 $\mu\text{F}$ 电容）, $T_A = +25\text{ }^{\circ}\text{C}$ , $f_{\text{HCLK}} = 152\text{ MHz}$ | -     |    |

### 5.3.10 电气敏感性

表 5.18 ESD 绝对最大值

| 符号                    | 描述             | 条件                                                   | 最大值  | 单位 |
|-----------------------|----------------|------------------------------------------------------|------|----|
| $V_{\text{ESD(HBM)}}$ | 静电放电电压（人体模型）   | $T_A = +25\text{ }^{\circ}\text{C}$ , 符合 JESD22-A114 | 3000 | V  |
| $V_{\text{ESD(CDM)}}$ | 静电放电电压（充电设备模型） | $T_A = +25\text{ }^{\circ}\text{C}$                  | 1200 |    |

表 5.19 电气敏感性

| 符号 | 描述    | 条件                                                 | 最大值 | 单位 |
|----|-------|----------------------------------------------------|-----|----|
| LU | 静态门锁类 | $T_A = +25\text{ }^{\circ}\text{C}$ , 符合 JESD 78E  | 200 | mA |
|    |       | $T_A = +125\text{ }^{\circ}\text{C}$ , 符合 JESD 78E | 200 |    |

### 5.3.11 IO 注入电流特性

表 5.20 IO 电流注入易感性

| 符号        | 描述           |         | 功能易感性 |     | 单位 |
|-----------|--------------|---------|-------|-----|----|
|           |              |         | 负注入   | 正注入 |    |
| $V_{INJ}$ | 单个 GPIO 注入电流 | FT_A    | -     | 0.5 | mA |
|           |              | WKUP_IO | -     | N/A |    |

1. 设计保证

### 5.3.12 IO 端口特性

表 5.21 IO 静态特性

| 符号         | 描述                               | 条件                |                | 最小值 | 典型值                          | 最大值 | 单位         |
|------------|----------------------------------|-------------------|----------------|-----|------------------------------|-----|------------|
| $V_{IL}$   | 标准 I/O 引脚, 输入低电平电压               | -                 |                | -   | $0.414 \cdot V_{DD} - 0.03$  | -   | V          |
| $V_{IH}$   | 标准 I/O 引脚, 输入高电平电压               | -                 |                | -   | $0.459 \cdot V_{DD} + 0.137$ | -   |            |
| $V_{hys}$  | 标准 I/O 施密特触发器电压迟滞 <sup>(1)</sup> | $V_{DD} = 3.3V$   |                | -   | 200                          | -   | mV         |
| $I_{leak}$ | 输入漏电流 <sup>(3)</sup>             | FT_A              | $V_{IN} = 3.3$ | -   | -                            | 10  | nA         |
|            |                                  |                   | $V_{IN} = 5V$  | -   | -                            | 180 |            |
|            |                                  | FT_AF             | $V_{IN} = 3.3$ | -   | -                            | 10  |            |
|            |                                  |                   | $V_{IN} = 5V$  | -   | -                            | 30  |            |
|            |                                  | WKUP_IO           | $V_{IN} = 3.3$ | -   | -                            | 10  |            |
|            |                                  |                   | $V_{IN} = 5V$  | -   | -                            | 20  |            |
| $R_{PU}$   | 弱上拉等效电阻 <sup>(2)</sup>           | $V_{IN} = V_{SS}$ |                | 30  | 40                           | 50  | k $\Omega$ |
| $R_{PD}$   | 弱下拉等效电阻 <sup>(2)</sup>           | $V_{IN} = V_{DD}$ |                | 30  | 45                           | 55  |            |
| $C_{IO}$   | IO 引脚的电容                         | -                 |                | -   | 5                            | -   | pF         |

1. 施密特触发器开关电平的迟滞电压。由综合评估得出, 不在生产中测试。

2. 上拉和下拉电阻是设计为一个真正的电阻串联一个可开关的 PMOS/NMOS 实现。这个 PMOS/NMOS 开关的电阻很小。

表 5.22 输出电压特性

| 符号                 | 描述    | 条件                                 | 最小值     | 最大值 | 单位 |
|--------------------|-------|------------------------------------|---------|-----|----|
| VOL <sup>(1)</sup> | 输出低电平 | VDD = 3.3V, I <sub>IO</sub> = 4mA  | -       | 0.1 | mV |
| VOH <sup>(1)</sup> | 输出高电平 |                                    | VDD-0.1 | -   | V  |
| VOL <sup>(1)</sup> | 输出低电平 | VDD = 3.3V, I <sub>IO</sub> = 20mA | -       | 0.5 | mV |
| VOH <sup>(1)</sup> | 输出高电平 |                                    | VDD-0.5 | -   | V  |

1. 由综合评估得出。

 表 5.23 IO 交流特性 <sup>(1)(2)</sup>

| OSPEEDx[1:0]<br>的配置 <sup>(1)</sup> | 符号                             | 描述        | 条件                           | 最小值 | 最大值 | 单位  |
|------------------------------------|--------------------------------|-----------|------------------------------|-----|-----|-----|
| 00                                 | f <sub>max</sub>               | 最大频率      | C=50 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 4   | MHz |
|                                    |                                |           | C=50 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 1   |     |
|                                    |                                |           | C=10 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 10  |     |
|                                    |                                |           | C=10 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 1.5 |     |
|                                    | t <sub>r</sub> /t <sub>f</sub> | 输出上升/下降时间 | C=50 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 7   | ns  |
|                                    |                                |           | C=50 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 10  |     |
|                                    |                                |           | C=10 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 4   |     |
|                                    |                                |           | C=10 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 5   |     |
| 01                                 | f <sub>max</sub>               | 最大频率      | C=50 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 19  | MHz |
|                                    |                                |           | C=50 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 10  |     |
|                                    |                                |           | C=10 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 40  |     |
|                                    |                                |           | C=10 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 15  |     |
|                                    | t <sub>r</sub> /t <sub>f</sub> | 输出上升/下降时间 | C=50 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 12  | ns  |
|                                    |                                |           | C=50 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 10  |     |
|                                    |                                |           | C=10 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 4   |     |
|                                    |                                |           | C=10 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 5   |     |
| 10                                 | f <sub>max</sub>               | 最大频率      | C=50 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 32  | MHz |
|                                    |                                |           | C=50 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 20  |     |
|                                    |                                |           | C=10 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 70  |     |
|                                    |                                |           | C=10 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 30  |     |
|                                    | t <sub>r</sub> /t <sub>f</sub> | 输出上升/下降时间 | C=50 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 8   | ns  |
|                                    |                                |           | C=50 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 10  |     |
|                                    |                                |           | C=10 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 3   |     |
|                                    |                                |           | C=10 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 4   |     |
| 11                                 | f <sub>max</sub>               | 最大频率      | C=30 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 48  | MHz |
|                                    |                                |           | C=30 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 30  |     |
|                                    |                                |           | C=10 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 76  |     |
|                                    |                                |           | C=10 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 45  |     |
|                                    | t <sub>r</sub> /t <sub>f</sub> | 输出上升/下降时间 | C=30 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 6   | ns  |
|                                    |                                |           | C=30 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 6   |     |

| OSPEEDx[1:0]<br>的配置 <sup>(1)</sup> | 符号 | 描述 | 条件                           | 最小值 | 最大值 | 单位 |
|------------------------------------|----|----|------------------------------|-----|-----|----|
|                                    |    |    | C=10 pF, 2.7 V ≤ VDD ≤ 3.6 V | -   | 3   |    |
|                                    |    |    | C=10 pF, 2 V ≤ VDD ≤ 2.7 V   | -   | 3   |    |

1. I/O 端口的速度可以通过 OSPEEDx[1:0]配置。
2. 由设计保证。

### 5.3.13 TIM 定时器特性

表 5.24 TIMx<sup>(1)</sup>特性

| 符号                       | 描述                        | 条件                            | 最小值     | 最大值           | 单位                   |
|--------------------------|---------------------------|-------------------------------|---------|---------------|----------------------|
| t <sub>res</sub> (TIM)   | 定时器分辨时间                   | -                             | 1       | -             | t <sub>TIMxCLK</sub> |
|                          |                           | f <sub>TIMxCLK</sub> = 152MHz | 6.58    | -             | ns                   |
| Res <sub>TIM</sub>       | 定时器分辨率                    | TIMx (除了 TIM2)                | -       | 16            | bit                  |
|                          |                           | TIM2                          | -       | 32            |                      |
| t <sub>counter</sub>     | 当选择了内部时钟时,<br>16 位计数器时钟周期 | -                             | 1       | 65536         | t <sub>TIMxCLK</sub> |
|                          |                           | f <sub>TIMxCLK</sub> = 152MHz | 0.00658 | 431.2         | μs                   |
| t <sub>MAX_counter</sub> | 32 位计数器的最大可能计<br>数        | -                             | -       | 65536 × 65536 | t <sub>TIMxCLK</sub> |
|                          |                           | f <sub>TIMxCLK</sub> = 152MHz | -       | 28.26         | s                    |

1. TIMx 是一个通用的名称, 代表 TIM2、TIM3、TIM6、TIM7、TIM8、TIM15。

### 5.3.14 通信接口

#### I2C 接口特性:

表 5.25 I2C 接口特性

| 符号                                        | 描述             | 标准模式 <sup>(1)(2)</sup> |                     | 快速模式 <sup>(1)(2)</sup> |                    | 单位 |
|-------------------------------------------|----------------|------------------------|---------------------|------------------------|--------------------|----|
|                                           |                | 最小值                    | 最大值                 | 最小值                    | 最大值                |    |
| t <sub>w</sub> (SCLL)                     | SCL 低电平宽度      | 4.7                    | -                   | 1.3                    | -                  | μs |
| t <sub>w</sub> (SCLH)                     | SCL 高电平宽度      | 4                      | -                   | 0.6                    | -                  |    |
| t <sub>su</sub> (SDA)                     | SDA 建立时间       | 250                    | -                   | 100                    | -                  | ns |
| t <sub>h</sub> (SDA)                      | SDA 数据保持时间     | -                      | 3450 <sup>(3)</sup> | -                      | 900 <sup>(3)</sup> |    |
| t <sub>r</sub> (SDA)/t <sub>r</sub> (SCL) | SDA 和 SCL 上升时间 | -                      | 1000                | -                      | 300                |    |
| t <sub>f</sub> (SDA)/t <sub>f</sub> (SCL) | SDA 和 SCL 下降时间 | -                      | 300                 | -                      | 300                |    |
| t <sub>h</sub> (STA)                      | 起始条件保持时间       | 4                      | -                   | 0.6                    | -                  | μs |
| t <sub>su</sub> (STA)                     | 重复起始条件建立时间     | 4.7                    | -                   | 0.6                    | -                  |    |
| t <sub>su</sub> (STO)                     | 停止条件建立时间       | 4                      | -                   | 0.6                    | -                  |    |
| t <sub>w</sub> (STO:STA)                  | 停止到起始条件时间      | 4.7                    | -                   | 1.3                    | -                  |    |
| C <sub>b</sub>                            | 单条总线负载电容       | -                      | 400                 | -                      | 400                | pF |

1. 由设计保证。
2. f<sub>scl</sub> 必须至少有 2 MHz 才能实现标准模式 I2C 频率。必须至少 4 MHz 才能实现快速模式 I2C 频率
3. 必须保证在 SCL 高电平区间 SDA 保持稳定电平。

表 5.26 SCL 频率 ( $f_{PCLK1} = 36\text{MHz}$ ,  $VDD_{I2C} = 3.3\text{V}$ ) <sup>(1)(2)</sup>

| $f_{SCL}(\text{KHz})$ | I2C_CCR                    |
|-----------------------|----------------------------|
|                       | $R_P = 4.7\text{ k}\Omega$ |
| 400                   | 0x801E                     |
| 300                   | 0x8028                     |
| 200                   | 0x803C                     |
| 100                   | 0x00B4                     |
| 50                    | 0x0168                     |
| 20                    | 0x0384                     |

1.  $R_P$  = 外部上拉电阻,  $f_{SCL}$  = I2C 速度。
2. 对于 200 KHz 左右的速度, 所达到的速度的公差位 $\pm 5\%$ 。对于其他速度范围, 速度公差为 $\pm 2\%$ 。这个变量取决于应用设计时采用的外部组件的准确性。

### SPI 接口特性:

表 5.27 SPI 特性

| 符号                                       | 描述            | 条件                                         | 最小值    | 最大值    | 单位  |
|------------------------------------------|---------------|--------------------------------------------|--------|--------|-----|
| f <sub>SCK</sub>                         | SPI 时钟频率      | 主模式                                        | -      | 18     | MHz |
| 1/t <sub>c(SCK)</sub>                    |               | 从模式                                        | -      | 18     |     |
| t <sub>r(SCK)</sub> /t <sub>f(SCK)</sub> | SPI 时钟上升和下降时间 | 负载电容: C = 30 pF                            | -      | 4      | ns  |
| DuCy                                     | SPI 从模式输入占空比  | 从模式                                        | 30     | 70     | %   |
| t <sub>su(NSS)</sub> <sup>(1)</sup>      | NSS 建立时间      | 从模式                                        | 4tPCLK | -      | ns  |
| t <sub>h(NSS)</sub> <sup>(1)</sup>       | NSS 保持时间      | 从模式                                        | 2tPCLK | -      |     |
| t <sub>w(SCKH)</sub> <sup>(1)</sup>      | SCK 高和低的时间    | 主模式, f <sub>PCLK</sub> = 36 MHz, presc = 4 | 50     | 60     |     |
| t <sub>w(SCKL)</sub> <sup>(1)</sup>      |               |                                            |        |        |     |
| t <sub>su(MI)</sub> <sup>(1)</sup>       | 数据输入建立时间      | 主模式                                        | 5      | -      |     |
| t <sub>su(SI)</sub> <sup>(1)</sup>       |               | 从模式                                        | 5      | -      |     |
| t <sub>h(MI)</sub> <sup>(1)</sup>        | 数据输入保持时间      | 主模式                                        | 17     | -      |     |
| t <sub>h(SI)</sub> <sup>(1)</sup>        |               | 从模式                                        | 6      | -      |     |
| t <sub>a(SO)</sub> <sup>(1)(2)</sup>     | 数据输出访问时间      | 从模式, f <sub>PCLK</sub> = 20 MHz            | 0      | 3tPCLK |     |
| t <sub>dis(SO)</sub> <sup>(1)(3)</sup>   | 数据输出禁止时间      | 从模式                                        | 3tPCLK | 4tPCLK |     |
| t <sub>v(SO)</sub> <sup>(1)</sup>        | 数据输出有效时间      | 从模式 (使能边沿之后)                               | -      | 25     |     |
| t <sub>v(MO)</sub> <sup>(1)</sup>        | 数据输出有效时间      | 主模式 (使能边沿之后)                               | -      | 5      |     |
| t <sub>h(SO)</sub> <sup>(1)</sup>        | 数据输出保持时间      | 从模式 (使能边沿之后)                               | 4      | -      |     |
| t <sub>h(MO)</sub> <sup>(1)</sup>        |               | 主模式 (使能边沿之后)                               | -1     | -      |     |

1. 由综合评估得出, 不在生产中测试。
2. 最小值表示驱动输出的最小时间, 最大值表示正确获得数据的最大时间。
3. 最小值表示关闭输出的最小时间, 最大值表示把数据线置于高阻态的最大时间。

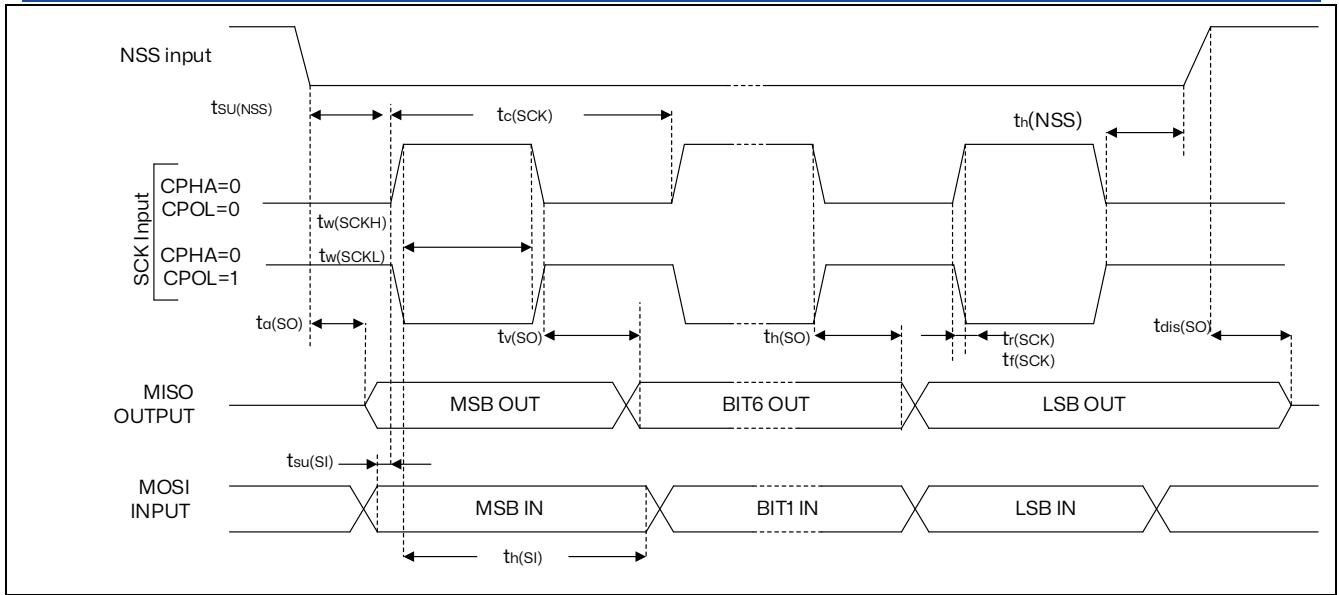


图 5.5 SPI 时序图-从模式和 CPHA=0

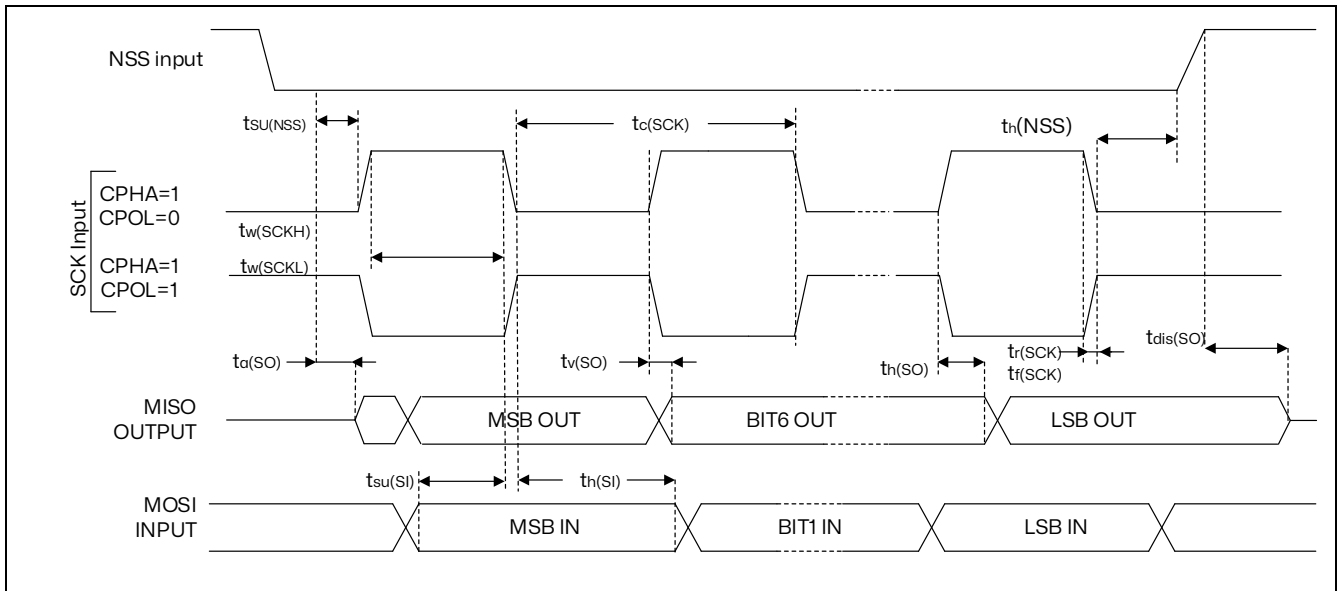


图 5.6 SPI 时序图-从模式和 CPHA=1

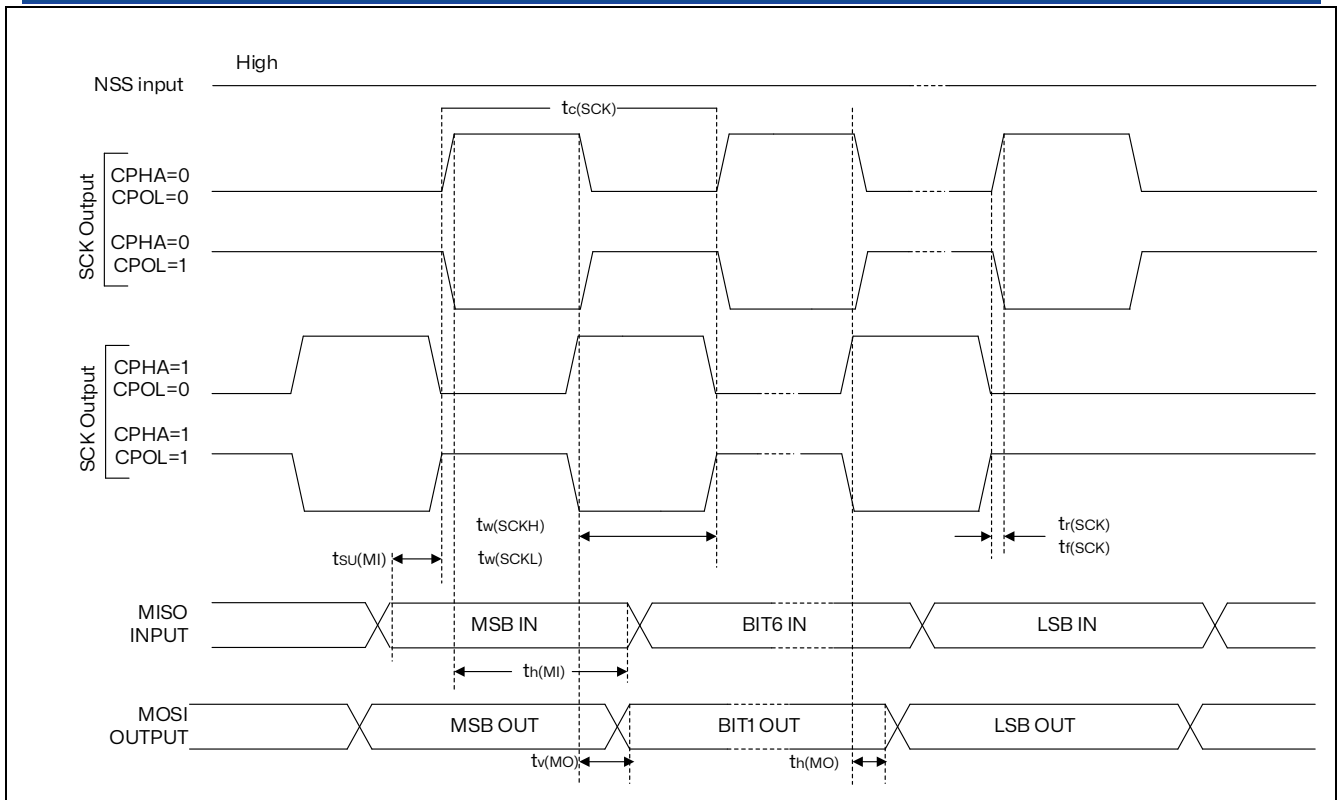


图 5.7 SPI 时序图-主模式

### 5.3.15 ADC 特性

表 5.28 ADC 特性

| 符号                                  | 描述                           | 条件                      | 最小值                      | 典型值 | 最大值     | 单位                 |
|-------------------------------------|------------------------------|-------------------------|--------------------------|-----|---------|--------------------|
| VDD                                 | 工作电压                         | -                       | 2.7                      | 3.3 | 3.6     | V                  |
| V <sub>REFP</sub>                   | 正参考电压                        | -                       | 2.5                      | -   | VDD     |                    |
| V <sub>REFN</sub>                   | 负参考电压                        | -                       | -                        | 0   | -       |                    |
| f <sub>ADC</sub>                    | ADC 时钟频率                     | -                       |                          | 60  |         | MHz                |
| f <sub>TRIG</sub>                   | 外部触发频率                       | f <sub>ADC</sub> =60MHz | -                        | -   | -       | KHz                |
|                                     |                              |                         | -                        | 15  | -       | 1/f <sub>ADC</sub> |
| V <sub>IN,ADC</sub>                 | 转换电压范围                       | -                       | 0                        | -   | VREFBUF | V                  |
| R <sub>IN</sub>                     | 外部输入阻抗                       | -                       | 0.1                      | -   | 12.5    | Kohm               |
| R <sub>ADC</sub>                    | 采样开关电阻                       | -                       | -                        | -   | 1       |                    |
| C <sub>ADC</sub>                    | 内部采样和保持电容                    | -                       | -                        | 5   | -       | pF                 |
| t <sub>CAL</sub> <sup>(2)</sup>     | 校准时间                         | f <sub>ADC</sub> =60MHz | 1.28                     |     |         | μs                 |
|                                     |                              |                         | 82                       |     |         | 1/f <sub>ADC</sub> |
| t <sub>LATRINJ</sub> <sup>(2)</sup> | 注入触发转换时延                     | f <sub>ADC</sub> =60MHz | -                        | -   | 47      | ns                 |
|                                     |                              |                         | -                        | -   | 3       | 1/f <sub>ADC</sub> |
| t <sub>LATR</sub> <sup>(2)</sup>    | 常规触发转换时延                     | f <sub>ADC</sub> =60MHz | -                        | -   | 31      | ns                 |
|                                     |                              |                         | -                        | -   | 2       | 1/f <sub>ADC</sub> |
| t <sub>S</sub> <sup>(2)</sup>       | ADC 采样时间                     | f <sub>ADC</sub> =60MHz | 41.67                    | -   | 10675   | ns                 |
|                                     |                              |                         | 2.5                      | -   | 640.5   | 1/f <sub>ADC</sub> |
| f <sub>S</sub> <sup>(2)</sup>       | ADC 采样速率<br>TS+12.5*(1/FADC) | -                       | -                        | 4   | -       | MSPS               |
| t <sub>EN</sub>                     | ADC 上电时间                     | -                       | -                        | -   | 2       | μs                 |
| t <sub>CONV</sub> <sup>(2)</sup>    | 总的转换时间(包括采样时间)               | f <sub>ADC</sub> =60MHz | 0.25                     | -   | 10.88   |                    |
|                                     |                              |                         | 16~653(TS+12.5*(1/FADC)) |     |         | 1/f <sub>ADC</sub> |

1. 由综合评估得出，不在生产中测试。
2. 由设计保证。
3. 对于外部触发，必须在上表列出的时延中加上一个延迟 1/f<sub>PCLK2</sub>。

表 5.29 ADC 输入阻抗

| 采样时间  | 阻抗 ( $\Omega$ ) |       | 电容 (F) |
|-------|-----------------|-------|--------|
|       | 快通道             | 慢通道   |        |
| 2.5   | 100             | -     | 10p    |
| 6.5   | 400             | 420   |        |
| 11.5  | 950             | 1k    |        |
| 17.5  | 1.4k            | 1.6k  |        |
| 25.5  | 2.2k            | 2.4k  |        |
| 35.5  | 3k              | 3.2k  |        |
| 48.5  | 5k              | 5.2k  |        |
| 640.5 | 12k             | 12.5k |        |

表 5.30 ADC 精度-限制测试条件

| 符号 | 描述     | 条件                                                                                                |             | 最小值 | 典型值  | 最大值  | 单位  |
|----|--------|---------------------------------------------------------------------------------------------------|-------------|-----|------|------|-----|
| ET | 综合偏差   | VDD = 3.3V,T = 27°C,<br>输入电压≤3.25V<br>ADC 时钟频率≤60MHz<br>连续模式, 采样率:<br>快速通道: 4Msps<br>缓慢的通道: 2Msps | 快速通道 (最大速度) | -   | 3    | -    | LSB |
|    |        |                                                                                                   | 慢速通道 (最大速度) | -   | 3    | -    |     |
| EO | 偏移误差   |                                                                                                   | 快速通道 (最大速度) | -   | 1.3  | -    |     |
|    |        |                                                                                                   | 慢速通道 (最大速度) | -   | 1.6  | -    |     |
| EG | 增益误差   |                                                                                                   | 快速通道 (最大速度) | -   | 8.7  | -    |     |
|    |        |                                                                                                   | 慢速通道 (最大速度) | -   | 7.3  | -    |     |
| ED | 微分线性误差 |                                                                                                   | 快速通道 (最大速度) | -   | ±1   | ±1.8 |     |
|    |        |                                                                                                   | 慢速通道 (最大速度) | -   | ±1   | ±2.3 |     |
| EL | 积分线性误差 |                                                                                                   | 快速通道 (最大速度) | -   | ±1.6 | ±2.2 |     |
|    |        |                                                                                                   | 慢速通道 (最大速度) | -   | ±1.3 | ±2.3 |     |

1. ADC 的直流精度数值是在经过内部校准后测量的。
2. ADC 精度与反向注入电流的关系: 需要避免在任何标准的模拟输入引脚上注入反向电流, 因为这样会显著地降低另一个模拟输入引脚上正在进行的转换精度。建议在可能产生反向注入电流的标准模拟引脚上, (引脚与地之间) 增加一个肖特基二极管。
3. 由设计保证。

### 5.3.16 温度传感器特性

温度计算公式：

$$V_{\text{sensor}} = (-0.004112516) \times \text{temperature} + 1.262524414$$

表 5.31 温度传感器特性

| 符号                            | 描述              | 条件 <sup>(1)</sup> | 最小值   | 典型值   | 最大值   | 单位    |
|-------------------------------|-----------------|-------------------|-------|-------|-------|-------|
| $T_L$                         | Vsensor 线性度     | -                 | -     | ±1    | ±2    | °C    |
| $A_{\text{vg\_Slope}}$        | 平均斜率            | -                 | 4     | 4.1   | 4.2   | mV/°C |
| $V_{25}$                      | 在 25°C 时的电压     | -                 | 1.154 | 1.168 | 1.174 | V     |
| $t_{\text{start}}^{(2)}$      | 启动时间            | -                 | 9     | 14    | 18    | μs    |
| $t_{\text{S\_temp}}^{(2)(3)}$ | 当读取温度时，ADC 采样时间 | -                 | -     | 10    | -     |       |

1. 除非另有说明，VDD = 3.3V， $T_A$  = -40 到 125 °C。
2. 由设计保证。
3. 最短的采样时间可以由应用程序通过多次循环决定。

### 5.3.17 VREFBUF 特性

表 5.32 VREFBUF 特性

| 符号                      | 描述        | 条件                                                       | 最小值   | 典型值   | 最大值   | 单位     |
|-------------------------|-----------|----------------------------------------------------------|-------|-------|-------|--------|
| VDD                     | 工作电压      | VRS=0, 电压基准为 2.5V                                        | 2.8   | -     | 3.6   | V      |
|                         |           | VRS=1, 电压基准为 2.8V                                        | 3.1   | -     | 3.6   |        |
| VREFBUF_OUT             | 输出电压      | VRS=0, 电压基准为 2.5V                                        | -     | 2.5   | -     |        |
|                         |           | VRS=1, 电压基准为 2.8V                                        | -     | 2.8   | -     |        |
| TRIM                    | -         | -                                                        | -     | ±0.16 | ±0.18 | %      |
| esr                     | 负载的等效串联电阻 | -                                                        | -     | -     | 2     | Ω      |
| $I_{\text{load}}$       | 静态负载电流    | -                                                        | -     | -     | 1.5   | mA     |
| $I_{\text{line\_reg}}$  | 线性调整率     | -                                                        | -     | 1000  | 2000  | ppm/V  |
| $I_{\text{load\_reg}}$  | 负载调整率     | $500 \mu\text{A} \leq I_{\text{load}} \leq 4 \text{ mA}$ | -     | 50    | 500   | ppm/mA |
| $T_{\text{Coeff}}$      | 温度特性      | $-40^\circ\text{C} < T_J < 125^\circ\text{C}$            | -     | -     | 80    | ppm/°C |
| PSRR                    | 电源抑制比     | DC                                                       | 60    | 63    | 66    | dB     |
|                         |           | 100 kHz                                                  | 19    | 24    | 28    |        |
| $t_{\text{START}}$      | 启动时间      | -                                                        | -     | 2.81  | 6.11  | μs     |
| $t_{\text{Conversion}}$ | 档位转换时间    | VRS=0→1                                                  | -     | 1.02  | 2.63  |        |
| $I_{\text{DD}}$         | 功耗        | $I_{\text{load}}=0 \mu\text{A}$                          | 0.948 | 1.161 | 1.435 | mA     |
|                         |           | $I_{\text{load}}=412.5 \mu\text{A}$                      | 1.199 | 1.405 | 1.668 |        |

1. 除非另有说明，VDD = 3.3V， $T_A$  = -40 到 125 °C。
2. 由设计保证。

### 5.3.18 OPAMP 特性

表 5.33 OPAMP 特性

| 符号                            | 描述                              | 条件                                                                                       | 最小值 | 典型值       | 最大值 | 单位     |
|-------------------------------|---------------------------------|------------------------------------------------------------------------------------------|-----|-----------|-----|--------|
| VDD                           | 供电电压                            | -                                                                                        | 2.7 | 3.3       | 3.6 | V      |
| CMIR                          | 共模输入范围                          | -                                                                                        | 0   | -         | VDD |        |
| V <sub>OS(IN)</sub>           | 输入偏移电压                          | VIN=0.9 VDD (NMOS)                                                                       | 0   | ±1        | ±4  | mV     |
|                               |                                 | VIN=0.1 VDD (PMOS)                                                                       | 0   | ±1        | ±4  |        |
|                               |                                 | VIN=0.5 VDD                                                                              | 0   | ±1        | ±4  |        |
| I <sub>load</sub>             | 驱动电流                            | OPA                                                                                      | -   | -         | 500 | μA     |
|                               |                                 | PGA                                                                                      | -   | -         | 270 |        |
| AO <sup>(1)</sup>             | 开环增益                            | C <sub>load</sub> = 50pF                                                                 | 89  | 95        | 100 | dB     |
| GBW                           | 单位增益带宽                          | Load=50pF//4K, VDD = 3.3V<br>VINP = VDD / 2                                              | -   | 16MHZ     | -   | MHz    |
|                               |                                 | 200mV ≤ 输出动态范围 ≤ VDD - 200mV,<br>Load = 50pF//4K                                         | -   | 16MHZ     | -   |        |
| φ <sub>m</sub> <sup>(1)</sup> | 相位裕度                            | C <sub>load</sub> = 50pF, R <sub>load</sub> = 4K                                         | 40  | 49        | 75  | degree |
| CMRR <sup>(1)</sup>           | 公模抑制比                           | @10kHz, Load = 50pF//4K<br>C <sub>load</sub> = 25p, VDD = 3.3V                           | -   | 80        | -   | dB     |
|                               |                                 | @100kHz, Load = 50pF//4K<br>C <sub>load</sub> = 25p, VDD = 3.3V                          | -   | 70        | -   |        |
| PSRR <sup>(1)</sup>           | 电源抑制比                           | C <sub>load</sub> = 50pF, R <sub>load</sub> = 4K<br>CMIR = VDD / 2, (DC),<br>VDD = 3.3V  | -   | 130       | -   |        |
|                               |                                 | C <sub>load</sub> = 50pF, R <sub>load</sub> = 4K<br>CMIR = VDD / 2, (3dB),<br>VDD = 3.3V | -   | 110       | -   |        |
| SR                            | 压摆率                             | 从 10 到 90%的输出电压<br>负载电容=50pF                                                             | -   | 15        | -   | V/usec |
| TWAKEUP <sup>(1)</sup>        | 唤醒时间 0.1%<br>精度<br>(Unity gain) | C <sub>load</sub> = 25pF, R <sub>load</sub> = 4K                                         | -   | 400       | -   | ns     |
| R <sub>load</sub>             | 负载电阻                            | -                                                                                        | 4   | -         | -   | KΩ     |
| C <sub>load</sub>             | 负载电容                            | -                                                                                        | -   | -         | 50  | pF     |
| V <sub>OUT(SAT)</sub>         | 高饱和输出电压                         | 电压跟随器模式,<br>I <sub>load</sub> = max, R <sub>load</sub> = 4K                              | -   | VDD - 0.2 | -   | V      |
|                               | 低饱和输出电压                         | 电压跟随器模式,<br>I <sub>load</sub> = max, R <sub>load</sub> = 4K                              | -   | 0.2       | -   |        |

| 符号                   | 描述                      | 条件                           | 最小值 | 典型值      | 最大值 | 单位          |
|----------------------|-------------------------|------------------------------|-----|----------|-----|-------------|
| PGA gain error       | PGA 增益误差<br>(输入电压>50mv) | PGA 增益= 4                    | -   | 1        | -   | %           |
|                      |                         | PGA 增益=8                     | -   | 1        | -   |             |
|                      |                         | PGA 增益=12                    | -   | 1        | -   |             |
|                      |                         | PGA 增益=16                    | -   | 1        | -   |             |
| R <sub>network</sub> | 非反相 PGA 模式中的 R2/R1 内阻值  | PGA 增益=4                     | -   | 40K/160K | -   | kΩ/kΩ       |
|                      |                         | PGA 增益=8                     | -   | 40K/320K | -   |             |
|                      |                         | PGA 增益=12                    | -   | 40K/480K | -   |             |
|                      |                         | PGA 增益=16                    | -   | 40K/640K | -   |             |
| PGABW                | 不同增益的 PGA 带宽            | 增益= 4/8/12/16                | -   | GBW/GAIN | -   | MHz         |
| I <sub>VDD</sub>     | OPAMP 模式功耗              | 电压跟随器模式, 无负载                 | -   | 2.5      | -   | mA          |
| eN <sup>(1)</sup>    | 电压噪声密度                  | 1KHz, R <sub>load</sub> =4K  | -   | 230      | -   | nV/sqrt(Hz) |
|                      |                         | 10KHz, R <sub>load</sub> =4K | -   | 100      | -   |             |

1. 由设计保证。

### 5.3.19 CMP 特性

表 5.34 CMP 特性

| 符号                                 | 描述              | 条件              | 最小值  | 典型值   | 最大值  | 单位 |
|------------------------------------|-----------------|-----------------|------|-------|------|----|
| VDD                                | 模拟供电电压          | -               | 2.7  | 3.3   | 3.6  | V  |
| V <sub>IN</sub>                    | 比较器输入电压范围       | -               | 0    | -     | VDD  |    |
| t <sub>D</sub> <sup>(3)</sup>      | 响应时间            | VDD =3.3        | -    | 50    | 100  | ns |
| V <sub>offset</sub> <sup>(1)</sup> | 比较器偏移误差         | -               | -5.5 | -4/+4 | 5.5  | mV |
| V <sub>hys</sub>                   | 比较器迟滞           | FHYST /RHYST=0  | -    | 0     | -    |    |
|                                    |                 | FHYST /RHYST=20 | -    | 20    | -    |    |
|                                    |                 | FHYST /RHYST=40 | -    | 40    | -    |    |
|                                    |                 | FHYST /RHYST=60 | -    | 60    | -    |    |
| t <sub>start</sub> <sup>(1)</sup>  | 启动延时            | -               | -    | 1000  | 2000 | ns |
| R <sub>SRN</sub> <sup>(1)</sup>    | 星型电阻网络的电阻值      | -               | -    | 38    | -    | kΩ |
| I <sub>DDA</sub> <sup>(3)</sup>    | 比较器功耗<br>CRV 禁止 | -               | -    | 250   | -    | μA |

1. 由设计保证。

2. 典型值是全部比较器传播延迟的平均值。

3. 由综合评估得出。

### 5.3.20 CRV 特性

表 5.35 CRV 特性

| 符号                               | 描述                   | 条件                                |                        | 最小值 | 典型值  | 最大值 | 单位  |
|----------------------------------|----------------------|-----------------------------------|------------------------|-----|------|-----|-----|
| VDD                              | 电源电压                 | -                                 |                        | 2.7 | 3.3  | 3.6 | V   |
| VREF                             | 参考电压范围               | CRV 输入电压为 2.5V<br>VDD =3.0 ~ 3.6V |                        | 0   | -    | 2.5 |     |
|                                  |                      | CRV 输入电压为 1V<br>VDD =2.7 ~ 3.6V   |                        | 0   | -    | 1   |     |
| Absolute accuracy                | 精度(+/- 3sigma)       | -                                 |                        | -2  | -    | 2   | LSB |
| I <sub>DD</sub>                  | 功耗                   | -                                 |                        | -   | 250  | -   | μA  |
| t <sub>EN</sub> <sup>(1)</sup>   | CRV VREF 发生器<br>开启时间 | -                                 |                        | -   | 60   | 100 | μs  |
| t <sub>CONV</sub> <sup>(1)</sup> | 输出电压稳定时间             | -                                 |                        | -   | 0.65 | 2   |     |
| PSRR <sup>(1)</sup>              | 电源抑制比                | VDD =2.7 ~ 3.6V<br>-40℃ ~ 125℃    | CRV = 1V;<br>DC        | -71 | -64  | -55 | dB  |
|                                  |                      |                                   | CRV = 1V;<br>100 kHz   | -24 | -22  | -21 |     |
|                                  |                      | VDD =3.0~3.6V<br>-40℃ ~ 125℃      | CRV = 2.5V;<br>DC      | -64 | -57  | -48 |     |
|                                  |                      |                                   | CRV = 2.5V;<br>100 kHz | -16 | -15  | -14 |     |

1. 由设计保证。  
1. 由综合评估得出。

### 5.3.21 栅极驱动器

无特殊说明的情况下 HVDD=24V, TA= 25°C。

表 5.36 Gatedriver 特性

| 符号                   | 描述                                                      | 条件           | 最小值       | 典型值     | 最大值      | 单位  |
|----------------------|---------------------------------------------------------|--------------|-----------|---------|----------|-----|
| HVDD                 | 工作电压                                                    | -            | 5         | -       | 28       | V   |
| I <sub>HVDD</sub>    | LDO 输出电流                                                | HVDD=10V~28V | 0         | -       | 40       | mA  |
|                      |                                                         | HVDD=11V~28V | 0         | -       | 50       |     |
| V <sub>IN,ON</sub>   | HIN <sub>1,2,3</sub> 和 LIN <sub>1,2,3</sub> 的逻辑输入导通阈值电压 | -            | 2.9       | -       | 20       | V   |
| V <sub>IN,OFF</sub>  | HIN <sub>1,2,3</sub> 和 LIN <sub>1,2,3</sub> 的逻辑输入关闭阈值电压 | -            | 0         | -       | 0.4      |     |
| t <sub>DT</sub>      | 输入 HIN <sub>1,2,3</sub> 和 LIN <sub>1,2,3</sub> 之间的死区    | -            | 0.5       | -       | -        | us  |
| f <sub>IN</sub>      | 输入信号频率                                                  | -            | 0         | -       | 50       | KHz |
| I <sub>QCC</sub>     | 静态电流                                                    | -            | 0.3       | 0.5     | 1.0      | mA  |
| V <sub>CCUV+</sub>   | 欠压正向阈值                                                  | -            | 3.8       | 4.5     | 5        | V   |
| V <sub>CCUV-</sub>   | 欠压负向阈值                                                  | -            | 3.6       | 4.3     | 4.8      |     |
| V <sub>CCHYS</sub>   | 欠压迟滞                                                    | -            | 0.1       | 0.2     | 0.4      |     |
| V <sub>IH1,2,3</sub> | 输入端高电平                                                  | -            | 2.5       | -       | -        | V   |
| V <sub>IL1,2,3</sub> | 输入端低电平                                                  | -            | -         | -       | 0.8      |     |
| V <sub>HOH</sub>     | HO 输出高电平                                                | -            | HVDD      | -       | -        |     |
| V <sub>HOL</sub>     | HO 输出低电平                                                | -            | HVDD-11.5 | HVDD-10 | HVDD-8.5 |     |
| V <sub>LOH</sub>     | LO 输出高电平                                                | -            | 8.5       | 10      | 11.5     |     |
| V <sub>LOL</sub>     | LO 输出低电平                                                | -            | -         | 0       | -        |     |
| I <sub>IN+</sub>     | 逻辑“1”输入偏置电流                                             | -            | -         | 36      | 100      | μA  |
| I <sub>IN-</sub>     | 逻辑“0”输入偏置电流                                             | -            | -         | 0       | 1        |     |
| IO+                  | 输出拉电流                                                   | -            | -         | 50      | -        | mA  |
| IO-                  | 输出灌电流                                                   | -            | -         | 300     | -        |     |
| V <sub>LDO33</sub>   | LDO33 输出                                                | -            | -         | 3.3     | -        | V   |
| T <sub>SD+</sub>     | 热关断温度                                                   | -            | -         | 150     | -        | °C  |
| T <sub>SD-</sub>     | 热关断后恢复温度                                                | -            | -         | 135     | -        |     |
| t <sub>on</sub>      | 导通延迟时间                                                  | -            | -         | 80      | -        | ns  |
| t <sub>off</sub>     | 关断延迟时间                                                  | -            | -         | 30      | -        |     |
| Tr                   | 开启上升时间                                                  | -            | -         | 300     | -        |     |
| Tf                   | 关闭下降时间                                                  | -            | -         | 60      | -        |     |
| DT                   | 死区时间                                                    | -            | -         | 130     | -        |     |

| 符号 | 描述                              | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|----|---------------------------------|----|-----|-----|-----|----|
| MT | 延时匹配时间 ( $t_{on}$ , $t_{off}$ ) | -  | -   | 80  | -   |    |

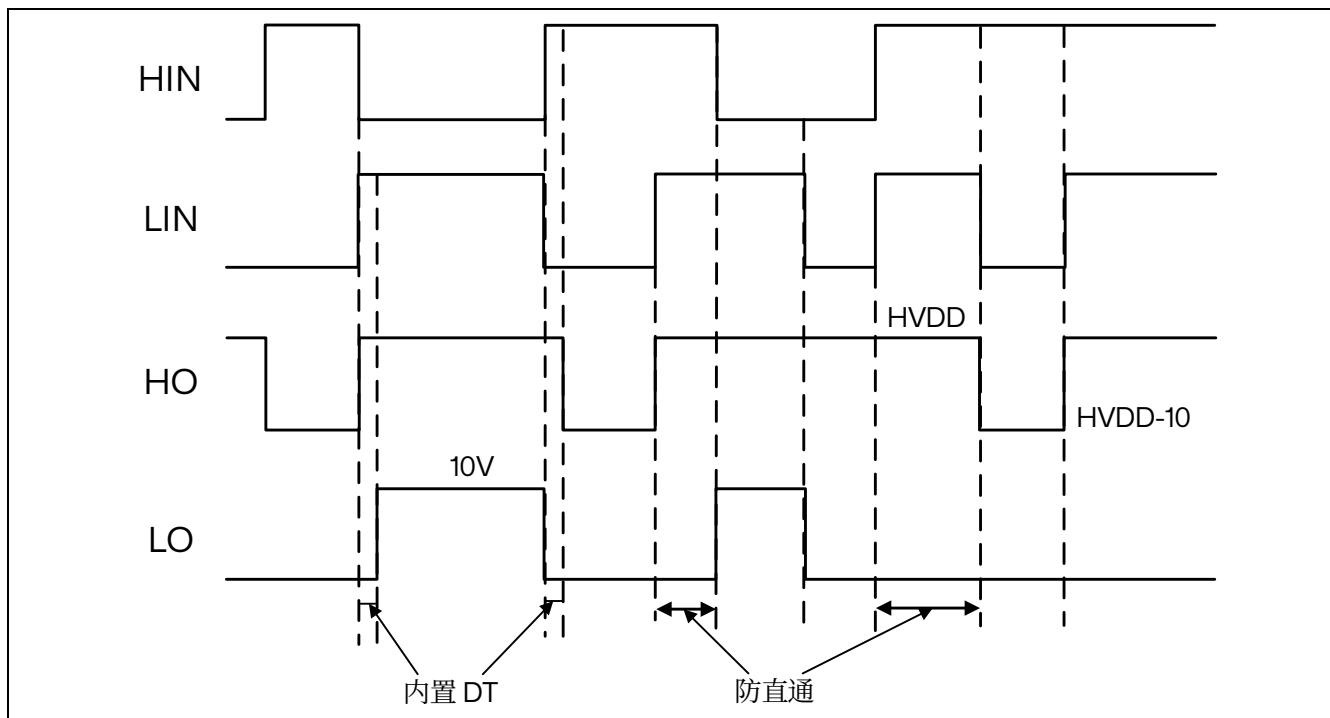


图 5.8 输入输出时序波形

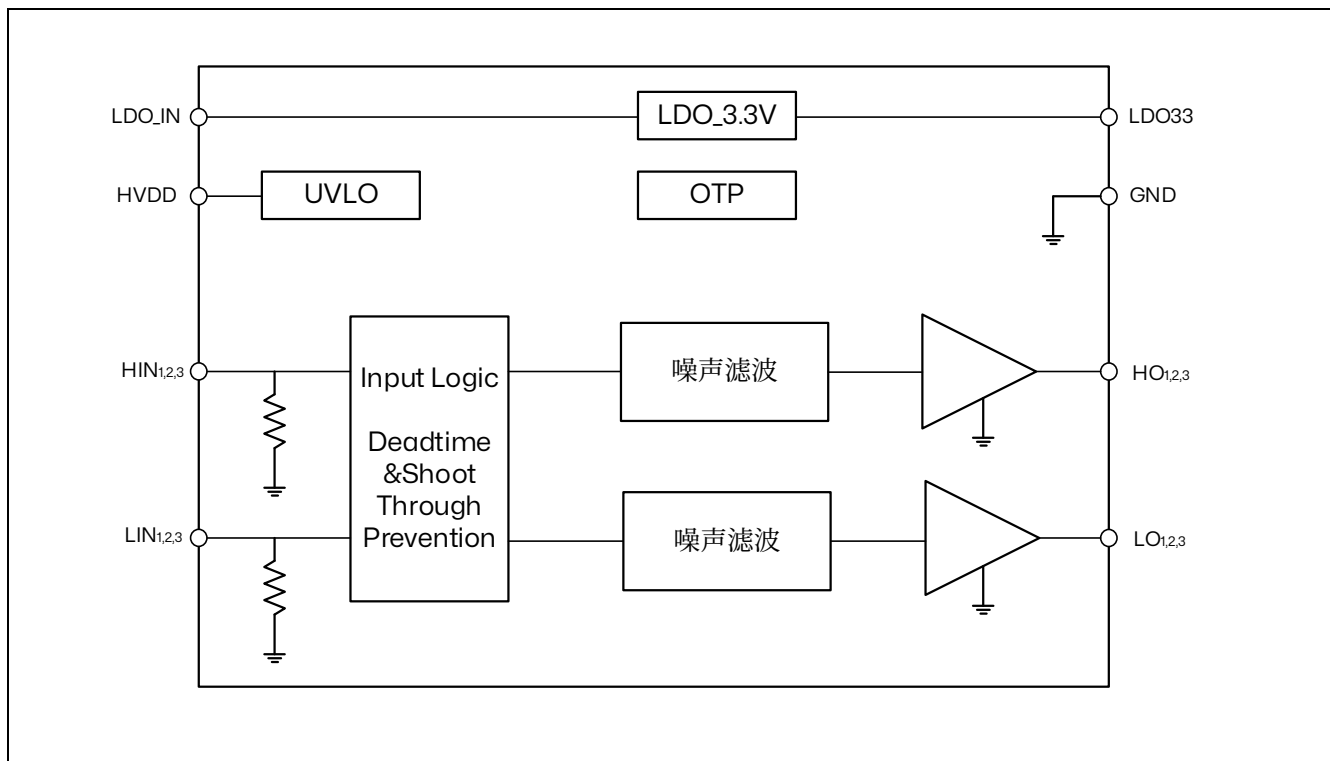


图 5.9 栅极驱动器内部结构

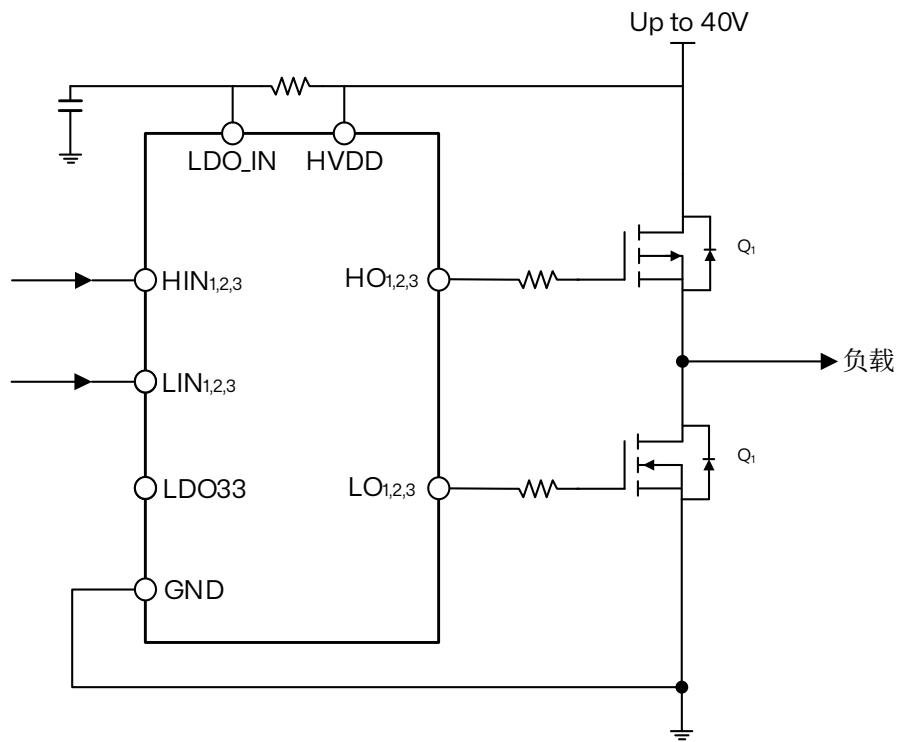


图 5.10 典型应用电路

## 6 封装信息

### 6.1 SSOP24 封装信息

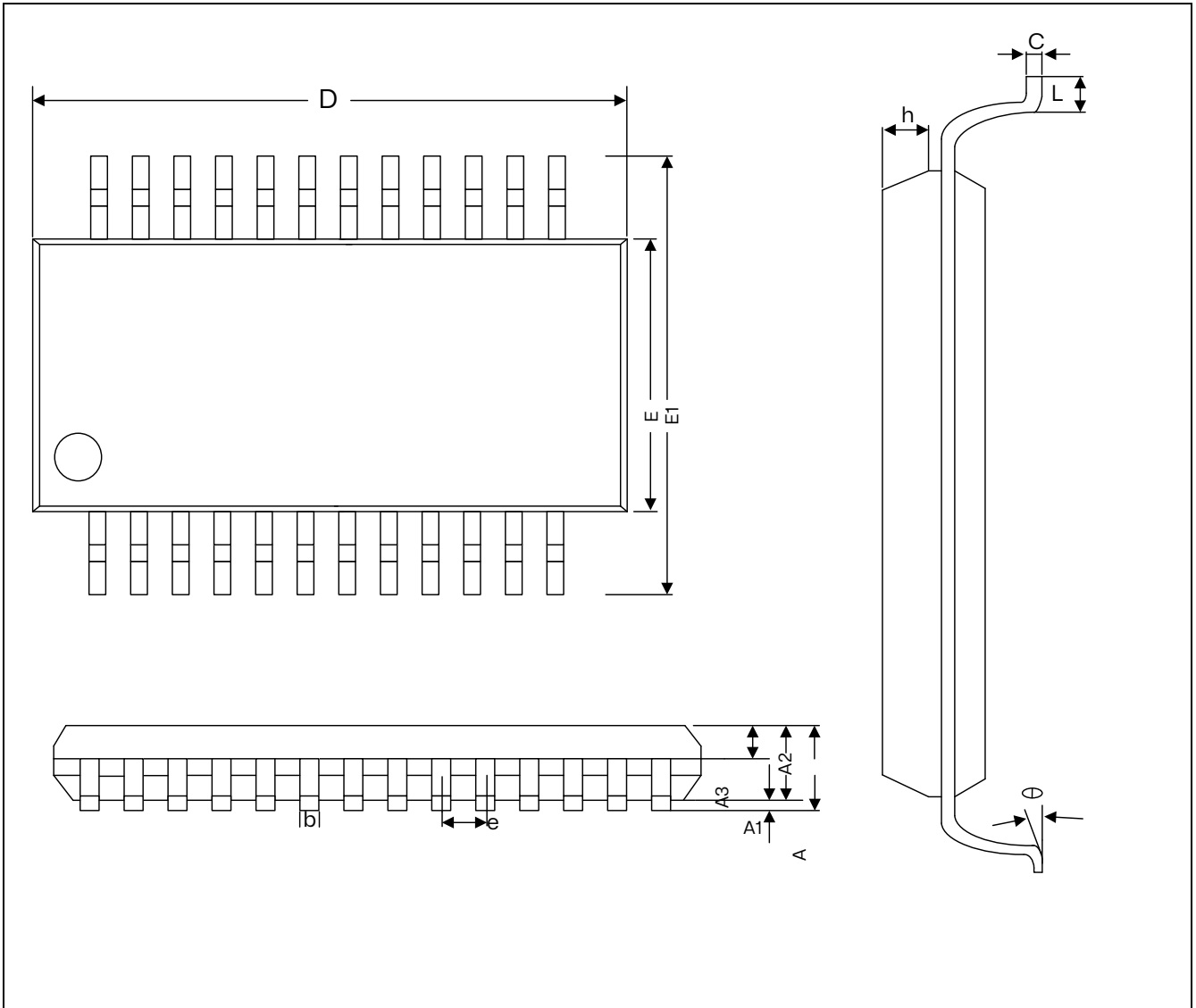


图 6.1 轮廓图

表 6.1 机械数据

| 符号       | 最小值 (mm)  | 典型值 (mm) | 最大值 (mm) |
|----------|-----------|----------|----------|
| A        | -         | -        | 1.75     |
| A1       | 0.10      | -        | 0.25     |
| A2       | 1.35      | 1.45     | 1.55     |
| A3       | 0.60      | 0.65     | 0.70     |
| b        | 0.23      | -        | 0.31     |
| C        | 0.19      | -        | 0.25     |
| D        | 8.50      | 8.60     | 8.70     |
| E        | 3.80      | 3.90     | 4.00     |
| E1       | 5.80      | 6.00     | 6.20     |
| e        | 0.635 BSC |          |          |
| h        | 0.30      | -        | 0.50     |
| L        | 0.40      | -        | 0.80     |
| $\theta$ | 0°        |          | 8°       |

## 7 订货代码

|       |                            |   |   |   |   |   |   |   |   |
|-------|----------------------------|---|---|---|---|---|---|---|---|
| 举例    | RX32                       | S | 6 | 3 | 2 | D | 8 | N | 8 |
| 芯片系列  | RX32 = 基于 ARM 内核的 32 位微控制器 |   |   |   |   |   |   |   |   |
| 芯片类型  | S = 电机专用                   |   |   |   |   |   |   |   |   |
| 芯片亚科  | 6 = RX32x6x                |   |   |   |   |   |   |   |   |
| 合封类型  | 3 = MCU + PN Driver        |   |   |   |   |   |   |   |   |
| 序列号   | 2                          |   |   |   |   |   |   |   |   |
| 引脚数   | D = 24 pin                 |   |   |   |   |   |   |   |   |
| Flash | 8 = 64 Kbyte               |   |   |   |   |   |   |   |   |
| 封装    | N = SSOP                   |   |   |   |   |   |   |   |   |
| 温度范围  | 8 = -40 到 125°C            |   |   |   |   |   |   |   |   |

## 8 版本历史

表 8.1 版本历史

| 日期         | 版本   | 更改内容 |
|------------|------|------|
| 2025.10.30 | V1.0 | 新版   |